

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-292185

(43)Date of publication of application : 19.10.2001

(51)Int.Cl.

H04L 27/18

H03M 13/23

H03M 13/29

H03M 13/41

H04L 27/00

(21)Application number : 2000-111946

(71)Applicant : SONY CORP

(22)Date of filing : 07.04.2000

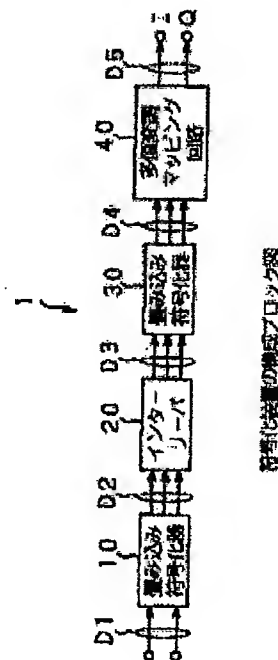
(72)Inventor : MIYAUCHI TOSHIYUKI
YOKOGAWA MINESHI

(54) ENCODER, ENCODING METHOD, RECORDING MEDIUM WITH ENCODING PROGRAM RECORDED THEREON, AND DECODER, DECODING METHOD, RECORDING MEDIUM WITH DECODING PROGRAM RECORDED THEREON

(57)Abstract:

PROBLEM TO BE SOLVED: To efficiently performing error correcting encoding and decoding by a vertical-column concatenate encoding modulation.

SOLUTION: An encoder 1 is provided with two folding encoders 10 and 30 for performing folding arithmetic, an interleaver 20, for replacing the order of inputted data and a multi level demodulation mapping circuit 40 for performing mapping of a signal pint, based on a prescribed modulation system. This encoder 1 performs vertical-column concatenate folding arithmetic where an encoding ratio is '2/3' to inputted 2-bit input data D1 to convert it to 3-bit coded data D4 and maps it to be the transmission symbol of a 8 PSK(8-Phase Shift Keying) modulation system to output it is one encoding transmission symbol D5 of three-bits.



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-292185

(P2001-292185A)

(43) 公開日 平成13年10月19日 (2001.10.19)

(51) Int.Cl. ⁷	識別記号	F I	データベース (参考)
H 0 4 L 27/18		H 0 4 L 27/18	B 5 J 0 6 5
H 0 3 M 13/23		H 0 3 M 13/23	5 K 0 0 4
	13/29	13/29	
	13/41	13/41	
H 0 4 L 27/00		H 0 4 L 27/00	B

審査請求 未請求 請求項の数32 O L (全 25 頁)

(21) 出願番号 特願2000-111946 (P2000-111946)

(22) 出願日 平成12年4月7日 (2000.4.7)

(71) 出願人 000092185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 宮内 俊之

東京都品川区北品川6丁目7番35号 ソニ

ー株式会社内

(72) 発明者 横川 峰志

東京都品川区北品川6丁目7番35号 ソニ

ー株式会社内

(74) 代理人 100087736

弁理士 小池 晃 (外2名)

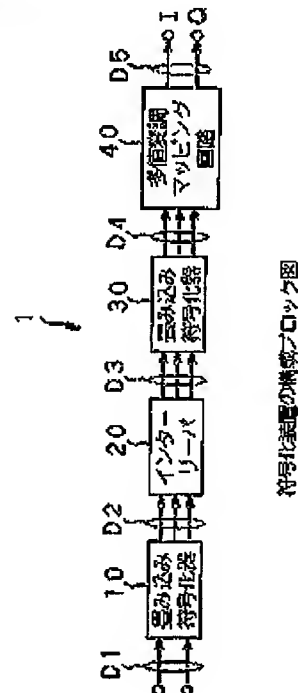
最終頁に続く

(54) 【発明の名称】 符号化装置、符号化方法及び符号化プログラムが記録された記録媒体、並びに、復号装置、復号方法及び復号プログラムが記録された記録媒体

(57) 【要約】 (修正有)

【課題】 縦列直接符号化変調による誤り訂正符号化及び復号を高性能に行う。

【解決手段】 符号化装置1は、畳み込み演算を行う2つの畳み込み符号化器10、30と、入力したデータの順序を並べ替えるインターリーバ20と、所定の変調方式に基づいて信号点のマッピングを行う多値変調マッピング回路40とを備える。この符号化装置1は、入力した2ビットの入力データD1に対して、符号化率が $2/3$ の縦列直接畳み込み演算を行い、3ビットの符号化データD4に変換し、8PSK (8-Phase Shift Keying) 変調方式の伝送シンボルにマッピングして3ビットの1つの符号化伝送シンボルD5として出力する。



【特許請求の範囲】

【請求項1】 入力されたデータに対して縦列直接符号化変調を行う符号化装置であって、
入力されたデータに対して符号化を行う第1の符号化手段と、

上記第1の符号化手段により符号化されたビット系列からなるデータを構成する各ビットの順序を、上記第1の符号化手段から1タイムスロットで供給されたデータの組であるシンボル単位で置換して並べ替える置換手段と、

上記置換手段から供給されたデータに対して、1タイムスロットでは終結しない符号化を行う第2の符号化手段と、

上記第2の符号化手段により符号化されたデータを所定の変調方式の伝送シンボルにマッピングするマッピング手段とを備えることを特徴とする符号化装置。

【請求項2】 上記第1の符号化手段及び上記第2の符号化手段は、それぞれ、入力されたデータに対して畳み込み演算を行うことを特徴とする請求項1記載の符号化装置。

【請求項3】 少なくとも上記第2の符号化手段は、再帰的畳み込み演算を行うことを特徴とする請求項2記載の符号化装置。

【請求項4】 上記マッピング手段は、8相位相変調方式による変調を行うことを特徴とする請求項1記載の符号化装置。

【請求項5】 入力されたデータに対して縦列直接符号化変調を行う符号化方法であって、
入力されたデータに対して符号化を行う第1の符号化工程と、

上記第1の符号化工程にて符号化されたビット系列からなるデータを構成する各ビットの順序を、上記第1の符号化工程にて1タイムスロットで符号化されたデータの組であるシンボル単位で置換して並べ替える置換工程と、

上記置換工程にて並べ替えられたデータに対して、1タイムスロットでは終結しない符号化を行う第2の符号化工程と、

上記第2の符号化工程にて符号化されたデータを所定の変調方式の伝送シンボルにマッピングするマッピング工程とを備えることを特徴とする符号化方法。

【請求項6】 上記第1の符号化工程及び上記第2の符号化工程では、それぞれ、入力されたデータに対して畳み込み演算を行うことを特徴とする請求項5記載の符号化方法。

【請求項7】 少なくとも上記第2の符号化工程では、再帰的畳み込み演算を行うことを特徴とする請求項6記載の符号化方法。

【請求項8】 上記マッピング工程では、8相位相変調方式による変調を行うことを特徴とする請求項5記載の

符号化方法。

【請求項9】 入力されたデータに対して縦列直接符号化変調を行うコンピュータ制御可能な符号化プログラムが記録された記録媒体であって、
上記符号化プログラムは、

入力されたデータに対して符号化を行う第1の符号化工程と、

上記第1の符号化工程にて符号化されたビット系列からなるデータを構成する各ビットの順序を、上記第1の符号化工程にて1タイムスロットで符号化されたデータの組であるシンボル単位で置換して並べ替える置換工程と、

上記置換工程にて並べ替えられたデータに対して、1タイムスロットでは終結しない符号化を行う第2の符号化工程と、

上記第2の符号化工程にて符号化されたデータを所定の変調方式の伝送シンボルにマッピングするマッピング工程とを備えることを特徴とする符号化プログラムが記録された記録媒体。

20 【請求項10】 入力されたデータに対して符号化を行う第1の符号化手段と、上記第1の符号化手段により符号化されたビット系列からなるデータを構成する各ビットの順序を置換して並べ替える第1の置換手段と、上記第1の置換手段から供給されたデータに対して符号化を行う第2の符号化手段と、上記第2の符号化手段により符号化されたデータを所定の変調方式の伝送シンボルにマッピングするマッピング手段とを備える符号化装置により縦列直接符号化変調された符号の復号を行う復号装置であって、

30 上記第1の符号化手段から1タイムスロットで出力されたデータの組であるシンボル毎の外部情報を用いて軟出力復号を行うことを特徴とする復号装置。

【請求項11】 上記第1の置換手段は、上記第1の符号化手段により符号化されたビット系列からなるデータを構成する各ビットの順序をシンボル単位で置換して並べ替えるものであることを特徴とする請求項10記載の復号装置。

40 【請求項12】 上記第2の符号化手段は、上記第1の置換手段から供給されたデータに対して、1タイムスロットでは終結しない符号化を行うものであることを特徴とする請求項10記載の復号装置。

【請求項13】 上記第2の符号化手段に対応して備えられ、入力された受信語と、入力された軟入力である情報シンボルに対する事前確率情報とを用いて軟出力復号を行う第1の軟出力復号手段と、

上記第1の軟出力復号手段に縦列に接続し、上記第1の置換手段により並べ替えられたデータの組からなるシンボル配列を、上記第1の符号化手段により符号化されたデータの組からなるシンボル配列に戻すように、入力された軟入力のデータを並べ替える逆置換手段と、

上記第1の符号化手段に対応して借えられ且つ上記逆置換手段に縦列に接続し、上記逆置換手段から出力された軟入力である符号シンボルに対する事前確率情報と、入力された軟入力である情報ビットに対する事前確率情報とを用いて軟出力復号を行う第2の軟出力復号手段と、上記第1の置換手段と同一の置換位置情報に基づいて、上記第2の軟出力復号手段から出力された軟入力のビット系列からなるデータを構成する各ビットの順序をシンボル単位で置換して並べ替える第2の置換手段とを備え、

上記第1の軟出力復号手段は、上記情報シンボルに対する事前確率情報として、上記第2の置換手段から出力された軟入力のデータを入力することを特徴とする請求項1記載の復号装置。

【請求項14】 上記第2の軟出力復号手段により生成された軟出力の外部情報を2値化し、硬出力の復号データとして出力する2値化手段を備えることを特徴とする請求項13記載の復号装置。

【請求項15】 上記第1の軟出力復号手段及び上記第2の軟出力復号手段は、それぞれ、BCJRアルゴリズムに基づく最大事後確率復号を行うことを特徴とする請求項13記載の復号装置。

【請求項16】 上記情報シンボル又は符号シンボルに対する事前確率情報は、それぞれ、情報シンボル又は符号シンボルとしてとり得る確率の自然対数として表されることを特徴とする請求項13記載の復号装置。

【請求項17】 上記情報シンボル又は符号シンボルに対する事前確率情報は、それぞれ、任意の1つのシンボルの確率に対する各シンボルの確率の比の自然対数として表されることを特徴とする請求項13記載の復号装置。

【請求項18】 上記第1の符号化手段及び上記第2の符号化手段は、それぞれ、入力されたデータに対して畳み込み演算を行うものであることを特徴とする請求項10記載の復号装置。

【請求項19】 少なくとも上記第2の符号化手段は、再帰的畳み込み演算を行うものであることを特徴とする請求項18記載の復号装置。

【請求項20】 上記マッピング手段は、8相位相変調方式による変調を行うものであることを特徴とする請求項10記載の復号装置。

【請求項21】 入力されたデータに対して符号化を行う第1の符号化工程と、上記第1の符号化工程にて符号化されたビット系列からなるデータを構成する各ビットの順序を置換して並べ替える第1の置換工程と、上記第1の置換工程にて並べ替えられたデータに対して符号化を行う第2の符号化工程と、上記第2の符号化工程により符号化されたデータを所定の変調方式の伝送シンボルにマッピングするマッピング工程とを備える符号化方法により縦列接続符号化変調された符号の復号を行う復号

方法であって、

上記第1の符号化工程にて1タイムスロットで符号化されたデータの組であるシンボル毎の外部情報を用いて軟出力復号を行うことを特徴とする復号方法。

【請求項22】 上記第1の置換工程では、上記第1の符号化工程にて符号化されたビット系列からなるデータを構成する各ビットの順序をシンボル単位で置換して並べ替えていることを特徴とする請求項21記載の復号方法。

10 【請求項23】 上記第2の符号化工程では、上記第1の置換工程にて並べ替えられたデータに対して、1タイムスロットでは終結しない符号化を行っていることを特徴とする請求項21記載の復号方法。

【請求項24】 上記第2の符号化工程に対応して借えられ、入力された受信語と、入力された軟入力である情報シンボルに対する事前確率情報とを用いて軟出力復号を行う第1の軟出力復号工程と、

上記第1の置換工程にて並べ替えられたデータの組からなるシンボル配列を、上記第1の符号化工程にて符号化されたデータの組からなるシンボル配列に戻すように、上記第1の軟出力復号工程にて生成された軟入力のデータを並べ替える逆置換工程と、

上記第1の符号化工程に対応して借えられ、上記逆置換工程にて並べ替えられた軟入力である符号シンボルに対する事前確率情報と、入力された軟入力である情報ビットに対する事前確率情報とを用いて軟出力復号を行う第2の軟出力復号工程と、

上記第1の置換工程と同一の置換位置情報に基づいて、上記第2の軟出力復号工程にて生成された軟入力のビット系列からなるデータを構成する各ビットの順序をシンボル単位で置換して並べ替える第2の置換工程とを備え、

上記第1の軟出力復号工程では、上記情報シンボルに対する事前確率情報として、上記第2の置換工程にて並べ替えられた軟入力のデータを入力することを特徴とする請求項21記載の復号方法。

【請求項25】 上記第2の軟出力復号工程にて生成された軟出力の外部情報を2値化し、硬出力の復号データとして出力する2値化工程を備えることを特徴とする請求項24記載の復号方法。

【請求項26】 上記第1の軟出力復号工程及び上記第2の軟出力復号工程では、それぞれ、BCJRアルゴリズムに基づく最大事後確率復号を行うことを特徴とする請求項24記載の復号方法。

【請求項27】 上記情報シンボル又は符号シンボルに対する事前確率情報は、それぞれ、情報シンボル又は符号シンボルとしてとり得る確率の自然対数として表されることを特徴とする請求項24記載の復号方法。

【請求項28】 上記情報シンボル又は符号シンボルに対する事前確率情報は、それぞれ、任意の1つのシンボ

ルの確率に対する各シンボルの確率の比の自然対数として表されることを特徴とする請求項24記載の復号方法。

【請求項29】 上記第1の符号化工程及び上記第2の符号化工程では、それぞれ、入力されたデータに対して畳み込み演算を行っていることを特徴とする請求項21記載の復号方法。

【請求項30】 少なくとも上記第2の符号化工程では、再帰的畳み込み演算を行っていることを特徴とする請求項29記載の復号方法。

【請求項31】 上記マッピング工程では、8相位相変調方式による変調を行っていることを特徴とする請求項21記載の復号方法。

【請求項32】 入力されたデータに対して符号化を行う第1の符号化工程と、上記第1の符号化工程にて符号化されたビット系列からなるデータを構成する各ビットの順序を置換して並べ替える第1の置換工程と、上記第1の置換工程にて並べ替えられたデータに対して符号化を行う第2の符号化工程と、上記第2の符号化工程により符号化されたデータを所定の変調方式の伝送シンボルにマッピングするマッピング工程とを備える符号化方法により縦列接続符号化変調された符号の復号を行うコンピュータ制御可能な復号プログラムが記録された記録媒体であって、

上記復号プログラムは、

上記第1の符号化工程にて1タイムスロットで符号化されたデータの組であるシンボル毎の外部情報を用いて軟出力復号を行うことを特徴とする復号プログラムが記録された記録媒体。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、入力されたデータに対して縦列接続符号化変調を行う符号化装置、符号化方法及び符号化プログラムが記録された記録媒体、並びに、縦列接続符号化変調されたデータを復号する復号装置、復号方法及び復号プログラムが記録された記録媒体に関する。

【0002】

【従来の技術】近年、例えば、移動体通信や深宇宙通信といった通信分野、地上波又は衛星デジタル放送といった放送分野、及び記録媒体に対する記録及び／又は再生を行う磁気、光又は光磁気記録分野の研究が著しく進められているが、それにとともに、誤り訂正符号化及び復号の効率化を目的として符号理論の研究も盛んに行われている。

【0003】符号性能の理論的境界としては、いわゆるシャノンの通信路符号化定理により与えられるシャノン境界が知られている。シャノンの通信路符号化定理とは、「通信路容量C（ビット／シンボル）の通信路を用いて伝送速度R（ビット／シンボル）で情報を伝送する

場合に、 $R \leq C$ であるならば、誤り確率を限りなく

“0”に近づけることができる符号化方法が存在する」という定理であり、シャノン境界とは、誤りなしに送信可能な伝送速度の理論上の限界である。

【0004】このシャノン境界に近い性能を示す符号化方法として、例えば、「S. Benedetto, G. Montorsi, D. Divsalar, F. Pollara, “Serial Concatenation of Interleaved Codes: Performance Analysis, Design, and Iterative Decoding”, TDA Progress Report 42-126, Jet Propulsion Laboratory, Pasadena, California, Aug. 15, 1996」に記載されている縦列接続畳み込み符号（Serially Concatenated Convolutional Codes）による符号化方法が知られている。

【0005】この縦列接続畳み込み符号による符号化は、2つの畳み込み符号化器とインターリーブとを縦列に接続して構成される装置により行われる。そして、縦列接続畳み込み符号の復号は、軟出力（soft-output）を出力する2つの復号回路を縦列に接続して構成される装置により行われ、2つの復号回路の間で情報をやり取りし、最終的な復号結果が得られる。

【0006】また、この縦列接続畳み込み符号による符号化の応用として、例えば、「D. Divsalar, F. Pollara, “Serial and Hybrid Concatenation Codes with Applications”, in Proc., Int. Symp. on Turbo Codes and Related Topics, Brest, France, pp. 80-87, Sept., 1997」に記載されている縦列接続符号化変調（Serial Concatenated Trellis Coded Modulation; 以下、SCTCMと記す。）方式も知られている。このSCTCM方式は、縦列接続畳み込み符号による符号化と多値変調とを組み合わせたものであり、変調信号の信号点の配置と誤り訂正符号の復号特性とを統括して考慮するものである。

【0007】以下、SCTCM方式による符号化を行う符号化装置、及びSCTCM方式による符号の復号を行う復号装置について説明する。なお、以下の説明においては、図19に示すように、ディジタル情報を図示しない送信装置が備える符号化装置201により縦列接続畳み込み符号化し、その出力を雑音のある無記憶通信路202を介して図示しない受信装置に入力して、この受信装置が備える復号装置203により復号し、観測する場合を考える。

【0008】SCTCM方式による符号化を行う符号化装置201としては、例えば図20に示すように、第1の符号（以下、外符号と記す。）の符号化を行う畳み込み符号化器210と、入力したデータの順序を並べ替えるインターリーブ220と、第2の符号（以下、内符号と記す。）の符号化を行う畳み込み符号化器230と、所定の変調方式に基づいて信号点のマッピングを行う多値変調マッピング回路240と、この多値変調マッピング回路240からの出力をデマルチプレクスするデマル

チプレクサ250とを備えるものがある。この符号化装置201は、入力した4ビットの入力データD201に対して、符号化率が $4/6=2/3$ の縦列直接畳み込み演算を行い、6ビットの符号化データD204に変換し、例えば8PSK(8-Phase Shift Keying)変調方式の伝送シンボルにマッピングして3ビットの2つの伝送シンボルD205を得て、1シンボルずつ符号化伝送シンボルD206として出力する。

【0009】畳み込み符号化器210は、4ビットの入力データD201を入力すると、この入力データD201に対して畳み込み演算を行い、演算結果を5ビットの符号化データD202として後段のインターリーブ220に出力する。すなわち、畳み込み符号化器210は、外符号の符号化として符号化率が $4/5$ の畳み込み演算を行い、符号化データD202を後段のインターリーブ220に出力する。

【0010】インターリーブ220は、畳み込み符号化器210から出力された5つのビット系列からなる符号化データD202を入力し、この符号化データD202を構成する各ビットの順序を並べ替え、生成した5ビットの系列からなるインターリーブデータD203を後段の畳み込み符号化器230に出力する。

【0011】畳み込み符号化器230は、5ビットのインターリーブデータD203を入力すると、このインターリーブデータD203に対して畳み込み演算を行い、演算結果を6ビットの符号化データD204として後段の多値変調マッピング回路240に出力する。すなわち、畳み込み符号化器230は、内符号の符号化として符号化率が $5/6$ の畳み込み演算を行い、符号化データD204を後段の多値変調マッピング回路240に

出力する。
【0012】多値変調マッピング回路240は、畳み込み符号化器230から出力された符号化データD204を、クロックに同期させて、例えば8PSK変調方式の伝送シンボルにマッピングする。8PSK変調方式における1つの伝送シンボルの信号点は3ビットのデータであることから、多値変調マッピング回路240は、畳み込み符号化器230から出力された6ビットの符号化データD204のうちの3ビットの符号化データを1つの伝送シンボルとしてマッピングし、2つの伝送シンボルD205を生成する。多値変調マッピング回路240は、生成した伝送シンボルD205を後段のデマルチプレクサ250に出力する。

【0013】デマルチプレクサ250は、多値変調マッピング回路240から出力された2つの伝送シンボルD205をデマルチプレクスする。デマルチプレクサ250は、多値変調マッピング回路240により伝送シンボルD205が生成されたときのクロックの $1/2$ の周期のクロックに同期させて、1つの伝送シンボルずつ符号化伝送シンボルD206として外部に出力する。

【0014】このような符号化装置201は、畳み込み符号化器210により外符号の符号化として符号化率が $4/5$ の畳み込み演算を行い、畳み込み符号化器230により内符号の符号化として符号化率が $5/6$ の畳み込み演算を行うことによって、全体として、符号化率が $(4/5) \times (5/6) = 4/6 = 2/3$ の縦列直接畳み込み演算を行う。この符号化装置201により符号化され且つ変調されたデータは、無記憶通信路202を介して受信装置に出力される。

【0015】一方、符号化装置201によるSCTCM方式の符号の復号を行う復号装置203としては、例えば図21に示すように、受信した受信語D207をマルチプレクスするマルチプレクサ260と、内符号の復号を行う軟出力復号回路270と、入力したデータの順序を元に戻すデインターリーブ280と、入力したデータの順序を並べ替えるインターリーブ290と、外符号の復号を行う軟出力復号回路300とを備えるものがある。この復号装置203は、無記憶通信路202上で発生したノイズの影響によりアナログ値をとり軟入力(soft-input)とされる受信語D207から符号化装置201における入力データD201を推定し、復号データD213として出力する。

【0016】マルチプレクサ260は、受信装置により受信された軟入力を受信語D207のうち、1つの伝送シンボルとして対応する2つの受信語を後段の軟出力復号回路270に出力する。

【0017】軟出力復号回路270は、符号化装置201における畳み込み符号化器230に対応して備えられるものであり、いわゆるBCJR(Bahl, Cocke, Jelinek and Raviv)アルゴリズムに基づくMAP(Maximum A Posteriori probability)復号やSOVA(Soft Output Viterbi Algorithm)復号を行うものである。軟出力復号回路270は、マルチプレクサ260から供給された軟入力2つの受信語D208を入力するとともに、インターリーブ290から供給された軟入力の情報ビットに対する事前確率情報D209を入力し、これらの受信語D208と事前確率情報D209とを用いて、内符号の軟出力復号を行う。そして、軟出力復号回路270は、符号の拘束条件により求められる情報ビットに対する外部情報D210を生成し、この外部情報D210を後段のデインターリーブ280に軟出力として出力する。なお、この外部情報D210は、符号化装置201におけるインターリーブ220によりインターリーブされたインターリーブデータD203に対応するものである。

【0018】デインターリーブ280は、符号化装置201におけるインターリーブ220によりインターリーブされたインターリーブデータD203のビット配列を、それぞれ、元の符号化データD202のビット配列に戻すように、軟出力復号回路270から出力される軟

入力の外部情報D210にデインターリーブを施す。デインターリーブ280は、デインターリーブして得られたデータを後段の軟出力復号回路300における符号ビットに対する事前確率情報D211として出力する。

【0019】インターリーブ290は、軟出力復号回路300から出力された軟入力である符号ビットに対する外部情報D212に対して、符号化装置201におけるインターリーブ220と同一の置換位置情報に基づいたインターリーブを施す。インターリーブ290は、インターリーブして得られたデータを軟出力復号回路270

における情報ビットに対する事前確率情報D209として出力する。

【0020】軟出力復号回路300は、符号化装置201における量み込み符号化器210に対応して備えられるものであり、軟出力復号回路270と同様に、上述したBCJRアルゴリズムに基づくMAP復号やSOVA復号を行うものである。軟出力復号回路300は、デインターリーブ280から出力された軟入力の符号ビットに対する事前確率情報D211を入力するとともに、図示しないが、値が「0」である情報ビットに対する事前

確率情報を入力し、これらの事前確率情報を用いて、外符号の軟出力復号を行う。そして、軟出力復号回路300は、符号の拘束条件により求められる符号ビットに対する外部情報D212を生成し、この外部情報D212をインターリーブ290に軟出力として出力する。また、軟出力復号回路300は、図示しないが、符号の拘束条件により求められる情報ビットに対する外部情報を生成し、この外部情報に基づいて、硬出力(hard-output)の復号データD213を出力する。

【0021】このような復号装置203は、受信語D207を受信すると、軟出力復号回路270乃至軟出力復号回路300の復号動作を例えば数回乃至数十回といった所定の回数だけ反復して行い、所定の回数の復号動作の結果得られた軟出力の外部情報に基づいて、復号データD213を出力する。

【0022】以上のように、符号化装置201と復号装置203とにより構成されるシステムにおいては、SCTCM方式による符号化及びSCTCM方式による符号の復号を行うことが可能となる。

【0023】

【発明が解決しようとする課題】ところで、上述した符号化装置201と復号装置203とにより構成されるシステムは、SCTCM方式による誤り訂正符号化及び復号を行うことができるものの、性能の面では未だ改善の余地が残るのが実情であった。

【0024】本発明は、このような実情に鑑みてなされたものであり、高い性能での符号化及び復号を行うことができる符号化装置、符号化方法及び符号化プログラムが記録された記録媒体、並びに、復号装置、復号方法及び復号プログラムが記録された記録媒体を提供すること

を目的とする。

【0025】

【課題を解決するための手段】上述した目的を達成する本発明にかかる符号化装置は、入力されたデータに対して縦列接続符号化変調を行う符号化装置であって、入力されたデータに対して符号化を行う第1の符号化手段と、この第1の符号化手段により符号化されたビット系列からなるデータを構成する各ビットの順序を、第1の符号化手段から1タイムスロットで供給されたデータの組であるシンボル単位で置換して並べ替える置換手段と、この置換手段から供給されたデータに対して、1タイムスロットでは終結しない符号化を行う第2の符号化手段と、この第2の符号化手段により符号化されたデータを所定の変調方式の伝送シンボルにマッピングするマッピング手段とを備えることを特徴としている。

【0026】このような本発明にかかる符号化装置は、置換手段によって、第1の符号化手段により符号化されたビット系列からなるデータを構成する各ビットの順序をシンボル単位で置換して並べ替え、置換手段から供給されたデータに対して、第2の符号化手段によって、1タイムスロットでは終結しない符号化を行う。

【0027】また、上述した目的を達成する本発明にかかる符号化方法は、入力されたデータに対して縦列接続符号化変調を行う符号化方法であって、入力されたデータに対して符号化を行う第1の符号化工程と、この第1の符号化工程にて符号化されたビット系列からなるデータを構成する各ビットの順序を、第1の符号化工程にて1タイムスロットで符号化されたデータの組であるシンボル単位で置換して並べ替える置換工程と、この置換工程にて並べ替えられたデータに対して、1タイムスロットでは終結しない符号化を行う第2の符号化工程と、この第2の符号化工程にて符号化されたデータを所定の変調方式の伝送シンボルにマッピングするマッピング工程とを備えることを特徴としている。

【0028】このような本発明にかかる符号化方法は、置換工程にて、第1の符号化工程にて符号化されたビット系列からなるデータを構成する各ビットの順序をシンボル単位で置換して並べ替え、置換工程にて並べ替えられたデータに対して、第2の符号化工程にて、1タイムスロットでは終結しない符号化を行う。

【0029】さらに、上述した目的を達成する本発明にかかる符号化プログラムが記録された記録媒体は、入力されたデータに対して縦列接続符号化変調を行うコンピュータ制御可能な符号化プログラムが記録された記録媒体であって、符号化プログラムは、入力されたデータに対して符号化を行う第1の符号化工程と、この第1の符号化工程にて符号化されたビット系列からなるデータを構成する各ビットの順序を、第1の符号化工程にて1タイムスロットで符号化されたデータの組であるシンボル単位で置換して並べ替える置換工程と、この置換工程に

て並べ替えられたデータに対して、1 タイムスロットでは終結しない符号化を行う第2の符号化工程と、この第2の符号化工程にて符号化されたデータを所定の変調方式の伝送シンボルにマッピングするマッピング工程とを備えることを特徴としている。

【0030】このような本発明にかかる符号化プログラムが記録された記録媒体は、置換工程にて、第1の符号化工程にて符号化されたビット系列からなるデータを構成する各ビットの順序をシンボル単位で置換して並べ替え、置換工程にて並べ替えられたデータに対して、第2の符号化工程にて、1 タイムスロットでは終結しない符号化を行う符号化プログラムを提供する。

【0031】さらにまた、上述した目的を達成する本発明にかかる復号装置は、入力されたデータに対して符号化を行う第1の符号化手段と、この第1の符号化手段により符号化されたビット系列からなるデータを構成する各ビットの順序を置換して並べ替える第1の置換手段と、この第1の置換手段から供給されたデータに対して符号化を行う第2の符号化手段と、この第2の符号化手段により符号化されたデータを所定の変調方式の伝送シンボルにマッピングするマッピング手段とを備える符号化装置により縦列連接符号化変調された符号の復号を行う復号装置であって、第1の符号化手段から1 タイムスロットで出力されたデータの組であるシンボル毎の外部情報を用いて軟出力復号を行うことを特徴としている。

【0032】このような本発明にかかる復号装置は、軟出力復号を行う際に、符号化装置における第1の符号化手段により符号化されて1 タイムスロットで出力されたデータの組であるシンボル毎の外部情報を用いる。

【0033】また、上述した目的を達成する本発明にかかる復号方法は、入力されたデータに対して符号化を行う第1の符号化工程と、この第1の符号化工程にて符号化されたビット系列からなるデータを構成する各ビットの順序を置換して並べ替える第1の置換工程と、この第1の置換工程にて並べ替えられたデータに対して符号化を行う第2の符号化工程と、この第2の符号化工程により符号化されたデータを所定の変調方式の伝送シンボルにマッピングするマッピング工程とを備える符号化方法であって、第1の符号化工程にて1 タイムスロットで符号化されたデータの組であるシンボル毎の外部情報を用いて軟出力復号を行うことを特徴としている。

【0034】このような本発明にかかる復号方法は、軟出力復号を行う際に、符号化方法における第1の符号化工程にて符号化されて1 タイムスロットで出力されたデータの組であるシンボル毎の外部情報を用いる。

【0035】さらに、上述した目的を達成する本発明にかかる復号プログラムが記録された記録媒体は、入力されたデータに対して符号化を行う第1の符号化工程と、この第1の符号化工程にて符号化されたビット系列から

なるデータを構成する各ビットの順序を置換して並べ替える第1の置換工程と、この第1の置換工程にて並べ替えられたデータに対して符号化を行う第2の符号化工程と、この第2の符号化工程により符号化されたデータを所定の変調方式の伝送シンボルにマッピングするマッピング工程とを備える符号化方法により縦列連接符号化変調された符号の復号を行うコンピュータ制御可能な復号プログラムが記録された記録媒体であって、復号プログラムは、第1の符号化工程にて1 タイムスロットで符号化されたデータの組であるシンボル毎の外部情報を用いて軟出力復号を行うことを特徴としている。

【0036】このような本発明にかかる復号プログラムが記録された記録媒体は、軟出力復号を行う際に、符号化方法における第1の符号化工程にて符号化されて1 タイムスロットで出力されたデータの組であるシンボル毎の外部情報を用いる復号プログラムを提供する。

【0037】

【発明の実施の形態】以下、本発明を適用した具体的な実施の形態について図面を参照しながら詳細に説明する。

【0038】この実施の形態は、図1に示すように、デジタル情報を図示しない送信装置が備える符号化装置1により符号化し、その出力を雑音のある無記憶通信路2を介して図示しない受信装置に入力して、この受信装置が備える復号装置3により復号する通信モデルに適用したデータ送受信システムである。

【0039】このデータ送受信システムにおいて、復号装置3は、符号化装置1により縦列連接符号化変調 (Serial Concatenated Trellis Coded Modulation; 以下、SCTCMと記す。) 方式による符号化がなされた符号の復号を行うものであり、シンボル毎の外部情報 (extrinsic information) を用いて繰り返し復号を行うものである。また、符号化装置1は、SCTCM方式による符号化を行うものであり、第1の符号 (以下、外符号と記す。) の符号化として符号化率が $2/3$ の畳み込み演算を行い、第2の符号 (以下、内符号と記す。) の符号化として符号化率が $3/3=1$ の畳み込み演算を行うものである。特に、符号化装置1は、後述するように、復号装置3によりシンボル毎の外部情報を用いて繰り返し復号を行うために、内符号として1 タイムスロットでは終結されないものを用いるとともに、外符号の符号化を行う要素符号化器である畳み込み符号化器から出力された複数ビットのデータの組をシンボルとし、この畳み込み符号化器の後段にシンボル単位でインターリーブを行うインターリーブを備えるものである。

【0040】符号化装置1は、図2に示すように、畳み込み演算を行う第1の符号化手段及び第2の符号化手段である2つの畳み込み符号化器10、30と、入力したデータの順序を並べ替える (第1の) 置換手段であるインターリーブ20と、所定の変調方式に基づいて信号点

のマッピングを行うマッピング手段である多値変調マッピング回路40とを備える。この符号化装置1は、入力した2ビットの入力データD1に対して、符号化率が“2/3”の縦列連接畳み込み演算を行い、3ビットの符号化データD4に変換し、例えば8PSK(8-Phase Shift Keying)変調方式の伝送シンボルにマッピングして3ビットの1つの符号化伝送シンボルD5として出力する。

【0041】畳み込み符号化器10は、図3に示すように、3つのシフトレジスタ11、12、13と、3つの排他的論理和回路14、15、16とを有する。

【0042】シフトレジスタ11は、保持している1ビットのデータを排他的論理和回路15に供給し続ける。そして、シフトレジスタ11は、クロックに同期させて、2ビットの入力データD1のうちの1ビットの入力データD1₁を新たに保持し、この入力データD1₁を排他的論理和回路15に新たに供給する。

【0043】シフトレジスタ12は、保持している1ビットのデータをシフトレジスタ13及び排他的論理和回路14に供給し続ける。そして、シフトレジスタ12は、クロックに同期させて、2ビットの入力データD1のうちの1ビットの入力データD1₂を新たに保持し、この入力データD1₂をシフトレジスタ13及び排他的論理和回路14に新たに供給する。

【0044】シフトレジスタ13は、保持している1ビットのデータを排他的論理和回路14、16に供給し続ける。そして、シフトレジスタ13は、クロックに同期させて、シフトレジスタ12から供給される1ビットのデータを新たに保持し、このデータを排他的論理和回路14、16に新たに供給する。

【0045】排他的論理和回路14は、2ビットの入力データD1のうちの1ビットの入力データD1₁と、シフトレジスタ12、13から供給されるデータとを用いて排他的論理和演算を行い、演算結果を3ビットの符号化データD2のうちの1ビットの符号化データD2₁として後段のインターリーブ20に出力する。

【0046】排他的論理和回路15は、2ビットの入力データD1のうちの1ビットの入力データD1₂と、シフトレジスタ11から供給されるデータとを用いて排他的論理和演算を行い、演算結果を3ビットの符号化データD2のうちの1ビットの符号化データD2₂として後段のインターリーブ20に出力する。

【0047】排他的論理和回路16は、2ビットの入力データD1と、シフトレジスタ13から供給されるデータとを用いて排他的論理和演算を行い、演算結果を3ビットの符号化データD2のうちの1ビットの符号化データD2₃として後段のインターリーブ20に出力する。

【0048】このような畳み込み符号化器10は、2ビットの入力データD1₁、D1₂を入力すると、これらの入力データD1₁、D1₂に対して畳み込み演算を行い、

演算結果を3ビットの符号化データD2₁、D2₂、D2₃として後段のインターリーブ20に出力する。すなわち、畳み込み符号化器10は、外符号の符号化として符号化率が“2/3”の畳み込み演算を行い、符号化データD2を後段のインターリーブ20に出力する。

【0049】インターリーブ20は、畳み込み符号化器10から1タイムスロットで供給された3ビットの符号化データD2₁、D2₂、D2₃の組を1シンボルとし、このシンボルに対してインターリーブを施すものとして構成される。すなわち、インターリーブ20は、例えば図4に示すように、順次入力される3ビットの符号化データD2₁、D2₂、D2₃の組み合わせを保持するように、3ビットの符号化データD2₁、D2₂、D2₃を1シンボルとし、このシンボルに対してインターリーブを行う。なお、以下の説明では、このようなインターリーブをペアワイズ(pair wise)インターリーブと称するものとする。

【0050】このようなインターリーブ20は、図5に示すように、入力したデータを保持する入力データ保持メモリ21と、入力したデータの順序の並べ替え(置換)を行うデータ置換回路22と、データの置換位置情報を格納する置換データROM(Read Only Memory)23と、出力するデータを保持する出力データ保持メモリ24とを有する。

【0051】入力データ保持メモリ21は、畳み込み符号化器10から出力された3つのビット系列からなる符号化データD2を入力して保持し、この符号化データD2を所定のタイミングでデータ置換回路22に供給する。

【0052】データ置換回路22は、置換データROM23に格納されているデータの置換位置情報に基づいて、入力データ保持メモリ21から供給された符号化データD2の順序の並べ替えを行う。データ置換回路22は、並べ替えたデータを出力データ保持メモリ24に供給する。

【0053】置換データROM23は、例えば発生した乱数に基づいて決定されたデータの置換位置情報を格納する。勿論、置換データROM23は、3ビットの符号化データD2₁、D2₂、D2₃の組み合わせを保持するようにシンボル単位で置換する置換位置情報を格納する。この置換データROM23に格納されている置換位置情報は、随時データ置換回路22により読み出される。

【0054】出力データ保持メモリ24は、データ置換回路22から供給されるデータを保持し、これらのデータを3つのビット系列からなるインターリーブデータD3₁、D3₂、D3₃として、所定のタイミングで後段の畳み込み符号化器30に出力する。

【0055】このようなインターリーブ20は、畳み込み符号化器10から出力された符号化データD2にペア

ワイズインターリーブを施し、後段の畳み込み符号化器30に出力する。

【0056】より具体的には、入力データ保持メモリ21は、畳み込み符号化器10から出力された符号化データD2₁、D2₂、D2₃を順次入力して保持する。そして、入力データ保持メモリ21は、所定のタイミングで、例えば、符号化データD2₁、D2₂、D2₃を構成する各ビットを順次保持し、Nビット（Nは任意の自然数）からなる3つのビット系列が生成されたタイミングで、保持しているデータをデータ置換回路22に供給する。

【0057】続いて、データ置換回路22は、置換データROM23に格納されている置換位置情報に基づいて、入力データ保持メモリ21から供給された3つのビット系列を構成するN個のシンボルの順序を並べ替える。データ置換回路22は、並べ替えにより得られた新たなビット系列を出力データ保持メモリ24に供給する。

【0058】そして、出力データ保持メモリ24は、データ置換回路22から供給されたビット系列を構成する各ビットを保持し、保持したデータをインターリーブデータD3₁、D3₂、D3₃として、所定のタイミングで後段の畳み込み符号化器30に出力する。

【0059】このように、インターリーブバ20は、畳み込み符号化器10から出力された3つのビット系列からなる符号化データD2₁、D2₂、D2₃を入力し、これらの符号化データD2₁、D2₂、D2₃を構成する各ビットの順序を予め格納している置換位置情報に基づいてシンボル単位で並べ替え、インターリーブデータD3₁、D3₂、D3₃を生成する。

【0060】畳み込み符号化器30は、図6に示すように、2つのシフトレジスタ31、33と、2つの排他的論理和回路32、34とを有する。

【0061】シフトレジスタ31は、保持している1ビットのデータを排他的論理和回路32に供給し続ける。そして、シフトレジスタ31は、クロックに同期させて、排他的論理和回路34から供給される1ビットのデータを新たに保持し、このデータを排他的論理和回路32に新たに供給する。

【0062】排他的論理和回路32は、3ビットのインターリーブデータD3のうちの1ビットのインターリーブデータD3₂と、シフトレジスタ31から供給されるデータと、排他的論理和回路34から供給されるデータとを用いて排他的論理和演算を行い、演算結果をシフトレジスタ33に供給する。

【0063】シフトレジスタ33は、保持している1ビットのデータを排他的論理和回路34に供給し続ける。そして、シフトレジスタ33は、クロックに同期させて、排他的論理和回路32から供給される1ビットのデータを新たに保持し、このデータを排他的論理和回路3

4に新たに供給する。

【0064】排他的論理和回路34は、3ビットのインターリーブデータD3のうちの1ビットのインターリーブデータD3₁と、シフトレジスタ33から供給されるデータとを用いて排他的論理和演算を行い、演算結果をシフトレジスタ31に供給するとともに、3ビットの符号化データD4のうちの1ビットの符号化データD4₁として後段の多値変調マッピング回路40に出力する。

【0065】このような畳み込み符号化器30は、3ビットのインターリーブデータD3₁、D3₂、D3₃を入力すると、インターリーブデータD3₁、D3₂を、それぞれ、3ビットの符号化データD4のうちの2ビットの符号化データD4₁、D4₂として、そのまま後段の多値変調マッピング回路40に出力するとともに、インターリーブデータD3₃、D3₃に対して再帰的畳み込み演算を行い、演算結果を3ビットの符号化データD4のうちの1ビットの符号化データD4₃として後段の多値変調マッピング回路40に出力する。すなわち、畳み込み符号化器30は、内符号の符号化として符号化率が $3/3=1$ の再帰的畳み込み演算を行い、符号化データD4を後段の多値変調マッピング回路40に出力する。

【0066】なお、この畳み込み符号化器30は、1タイムスロットでは終結されないものとして構成されるものであるが、これについては後に詳述する。

【0067】多値変調マッピング回路40は、畳み込み符号化器30から出力された符号化データD4を、クロックに同期させて、例えば図7に示すように、8PSK変調方式の伝送シンボルにマッピングする。すなわち、多値変調マッピング回路40は、畳み込み符号化器30から出力された3ビットの符号化データD4を1つの伝送シンボルとしてマッピングし、1つの符号化伝送シンボルD5を生成する。多値変調マッピング回路40は、生成した符号化伝送シンボルD5を外部に出力する。

【0068】このような符号化装置1は、畳み込み符号化器10により外符号の符号化として符号化率が $2/3$ の畳み込み演算を行い、畳み込み符号化器30により内符号の符号化として符号化率が 1 の畳み込み演算を行うことによって、符号化率が $(2/3) \times 1 = 2/3$ の縦列直接畳み込み演算を行う。この符号化装置1により符号化され且つ変調されたデータは、無記憶通信路2を介して受信装置に出力される。

【0069】一方、復号装置3は、図8に示すように、軟出力（soft-output）復号を行う第1の軟出力復号手段及び第2の軟出力復号手段である2つの軟出力復号回路50、80と、入力したデータの順序を元に戻す逆置換手段であるデインターリーブ60と、入力したデータの順序を並べ替える第2の置換手段であるインターリーブ70と、入力したデータを2値化する2値化手段である2値化回路90とを備える。この復号装置3は、無記憶通信路2上で発生したノイズの影響によりアナログ値

をとり軟入力 (soft-input) とされる受信語 D6 から符号化装置 1 における入力データ D1 を推定し、復号データ D13 として出力する。

【0070】軟出力復号回路 50 は、符号化装置 1 における畳み込み符号化器 30 に対応して備えられるものである。軟出力復号回路 50 は、図 9 に示すように、いわゆる BCJR (Bah, Cocke, Jelinek and Raviv) アルゴリズムに基づく最大事後確率 (Maximum A Posteriori probability; 以下、MAP と記す。) 復号を行う MAP 復号器 51 と、8 つの差分器 52₁, 52₂, 52₃, 52₄, 52₅, 52₆, 52₇, 52₈ とを有する。

【0071】MAP 復号器 51 は、軟入力である受信語 D6 と、インターリーバ 70 から供給された軟入力である 8 ビットの情報シンボルに対する事前確率情報 (a priori probability information) D7₁, D7₂, D7₃, D7₄, D7₅, D7₆, D7₇, D7₈ とを入力し、BCJR アルゴリズムに基づく MAP 復号を行い、受信語 D6 を元に 8 ビットの情報シンボルに対する事後確率情報 (a posteriori probability information) D14₁, D14₂, D14₃, D14₄, D14₅, D14₆, D14₇, D14₈ を生成する。MAP 復号器 51 は、生成した事後確率情報 D14₁ を差分器 52₁ に供給するとともに、生成した事後確率情報 D14₂ を差分器 52₂ に供給するとともに、生成した事後確率情報 D14₃ を差分器 52₃ に供給するとともに、生成した事後確率情報 D14₄ を差分器 52₄ に供給するとともに、生成した事後確率情報 D14₅ を差分器 52₅ に供給するとともに、生成した事後確率情報 D14₆ を差分器 52₆ に供給するとともに、生成した事後確率情報 D14₇ を差分器 52₇ に供給するとともに、生成した事後確率情報 D14₈ を差分器 52₈ に供給する。

【0072】差分器 52₁ は、軟入力とされる事後確率情報 D14₁ と軟入力とされる事前確率情報 D7₁ との差分値を求め、この差分値を符号の拘束条件により求める 8 ビットの情報シンボルに対する外部情報 D8 のうちの 1 ビットの外部情報 D8₁ として後段のデインターリーバ 60 に軟出力として出力する。

【0073】差分器 52₂ は、軟入力とされる事後確率情報 D14₂ と軟入力とされる事前確率情報 D7₂ との差分値を求め、この差分値を 8 ビットの情報シンボルに対する外部情報 D8 のうちの 1 ビットの外部情報 D8₂ として後段のデインターリーバ 60 に軟出力として出力する。

【0074】差分器 52₃ は、軟入力とされる事後確率情報 D14₃ と軟入力とされる事前確率情報 D7₃ との差分値を求め、この差分値を 8 ビットの情報シンボルに対する外部情報 D8 のうちの 1 ビットの外部情報 D8₃ として後段のデインターリーバ 60 に軟出力として出力す

る。

【0075】差分器 52₄ は、軟入力とされる事後確率情報 D14₄ と軟入力とされる事前確率情報 D7₄ との差分値を求め、この差分値を 8 ビットの情報シンボルに対する外部情報 D8 のうちの 1 ビットの外部情報 D8₄ として後段のデインターリーバ 60 に軟出力として出力する。

【0076】差分器 52₅ は、軟入力とされる事後確率情報 D14₅ と軟入力とされる事前確率情報 D7₅ との差分値を求め、この差分値を 8 ビットの情報シンボルに対する外部情報 D8 のうちの 1 ビットの外部情報 D8₅ として後段のデインターリーバ 60 に軟出力として出力する。

【0077】差分器 52₆ は、軟入力とされる事後確率情報 D14₆ と軟入力とされる事前確率情報 D7₆ との差分値を求め、この差分値を 8 ビットの情報シンボルに対する外部情報 D8 のうちの 1 ビットの外部情報 D8₆ として後段のデインターリーバ 60 に軟出力として出力する。

【0078】差分器 52₇ は、軟入力とされる事後確率情報 D14₇ と軟入力とされる事前確率情報 D7₇ との差分値を求め、この差分値を 8 ビットの情報シンボルに対する外部情報 D8 のうちの 1 ビットの外部情報 D8₇ として後段のデインターリーバ 60 に軟出力として出力する。

【0079】差分器 52₈ は、軟入力とされる事後確率情報 D14₈ と軟入力とされる事前確率情報 D7₈ との差分値を求め、この差分値を 8 ビットの情報シンボルに対する外部情報 D8 のうちの 1 ビットの外部情報 D8₈ として後段のデインターリーバ 60 に軟出力として出力する。

【0080】このような軟出力復号回路 50 は、受信装置により受信された軟入力の受信語 D6 を入力するとともに、インターリーバ 70 から供給された軟入力の情報シンボルに対する事前確率情報 D7 を入力し、これらの受信語 D6 と事前確率情報 D7 とを用いて、BCJR アルゴリズムに基づく MAP 復号を行い、内符号の軟出力復号を行う。軟出力復号回路 50 は、符号の拘束条件により求められる外部情報 D8 を生成し、この外部情報 D8 を後段のデインターリーバ 60 に軟出力として出力する。

【0081】具体的に説明するために、情報シンボルを u 、符号シンボルを c 、受信語 D6 を y とすると、軟出力復号回路 50 は、MAP 復号器 51 に対して、受信語 D6 (y) とともに、次式 (1) で表される事前確率情報 D7 ($L(u)$) を入力する。

【0082】

【数 1】

$$L(u) = \begin{cases} \log \{P(u=000)\} \\ \log \{P(u=001)\} \\ \log \{P(u=010)\} \\ \log \{P(u=011)\} \\ \log \{P(u=100)\} \\ \log \{P(u=101)\} \\ \log \{P(u=110)\} \\ \log \{P(u=111)\} \end{cases} \quad \dots (1)$$

【0083】すなわち、軟出力復号回路50は、MAP復号器51に対して、受信語D6（ y ）を入力するとともに、情報シンボル u が“000”である確率 $P(u=000)$ 、情報シンボル u が“001”である確率 $P(u=001)$ 、情報シンボル u が“010”である確率 $P(u=010)$ 、情報シンボル u が“011”である確率 $P(u=011)$ 、情報シンボル u が“100”である確率 $P(u=100)$ 、情報シンボル u が“101”である確率 $P(u=101)$ 、情報シンボル u が“110”である確率 $P(u=110)$ 、及び情報シンボル u が“111”

*（ $u=110$ ）、及び情報シンボル u が“111”である確率 $P(u=111)$ のそれぞれの自然対数で表される符号の拘束条件がない事前確率情報D7（ $L(u)$ ）を入力する。

【0084】続いて、軟出力復号回路50は、MAP復号器51によって、BCJRアルゴリズムに基づくMAP復号を行い、次式（2）で表される事後確率情報D14（ $L'(u)$ ）を生成する。

【0085】
【数2】

$$L'(u) = \begin{cases} \log \{P(u=000|y)\} \\ \log \{P(u=001|y)\} \\ \log \{P(u=010|y)\} \\ \log \{P(u=011|y)\} \\ \log \{P(u=100|y)\} \\ \log \{P(u=101|y)\} \\ \log \{P(u=110|y)\} \\ \log \{P(u=111|y)\} \end{cases} \quad \dots (2)$$

【0086】すなわち、軟出力復号回路50は、MAP復号器51によって、受信語D6（ y ）を受信した際に、情報シンボル u が“000”である確率 $P(u=000)$ 、情報シンボル u が“001”である確率 $P(u=001)$ 、情報シンボル u が“010”である確率 $P(u=010)$ 、情報シンボル u が“011”である確率 $P(u=011)$ 、情報シンボル u が“100”である確率 $P(u=100)$ 、情報シンボル u が“101”である確率 $P(u=101)$ 、情報シンボル u が“110”である確率 $P(u=110)$ 、及び情報シンボル u が“111”

である確率 $P(u=111)$ のそれぞれの自然対数で表される符号の拘束条件に基づく事後確率情報D14（ $L'(u)$ ）を生成する。

【0087】そして、軟出力復号回路50は、差分器52₁、52₂、52₃、52₄、52₅、52₆、52₇、52₈のそれぞれによって、次式（3）で表されるように、事後確率情報D14（ $L'(u)$ ）と事前確率情報D7（ $L(u)$ ）との差分値である外部情報D8（ $L_e(u)$ ）を求める。

【0088】
【数3】

$$L(x) = L'(x) - L(x) \propto \begin{cases} \log(P(u=000)) - \log(P(u=000|y)) \\ \log(P(u=001)) - \log(P(u=001|y)) \\ \log(P(u=010)) - \log(P(u=010|y)) \\ \log(P(u=011)) - \log(P(u=011|y)) \\ \log(P(u=100)) - \log(P(u=100|y)) \\ \log(P(u=101)) - \log(P(u=101|y)) \\ \log(P(u=110)) - \log(P(u=110|y)) \\ \log(P(u=111)) - \log(P(u=111|y)) \end{cases} \quad \dots (3)$$

【0089】軟出力復号回路50は、このようにして外部情報D8を生成し、この外部情報D8を後段のデインターリーブ60に軟出力として出力する。なお、この外部情報D8は、符号化装置1におけるインターリーブ20によりインターリーブされたインターリーブデータD3に対応するものである。

【0090】デインターリーブ60は、符号化装置1におけるインターリーブ20によりインターリーブされたインターリーブデータD3のビット配列を、それぞれ、元の符号化データD2のビット配列に戻すように、すなわち、インターリーブ20によりインターリーブされた符号化データD3の組からなるシンボル配列を元の符号化データD2の組からなるシンボル配列に戻すように、軟出力復号回路50から出力される軟入力の外部情報D8にデインターリーブを施す。デインターリーブ60は、デインターリーブして得られたデータを後段の軟出力復号回路80における符号シンボルに対する事前確率情報D9として出力する。

【0091】インターリーブ70は、軟出力復号回路80から出力された軟入力である符号シンボルに対する外部情報D12に対して、この8ビットの外部情報D12の組を保持しつつ、符号化装置1におけるインターリーブ20と同一の置換位置情報に基づいたインターリーブを施す。インターリーブ70は、インターリーブして得られたデータを軟出力復号回路50における情報シンボルに対する事前確率情報D7として出力する。

【0092】軟出力復号回路80は、符号化装置1における畳み込み符号化器10に対応して備えられるものである。軟出力復号回路80は、図10に示すように、上述したBCJRアルゴリズムに基づくMAP復号を行うMAP復号器81と、10個の差分器82₁、82₂、83₁、83₂、83₃、83₄、83₅、83₆、83₇、83₈とを有する。

【0093】MAP復号器81は、デインターリーブ60から出力された軟入力である8ビットの符号シンボルに対する事前確率情報D9₁、D9₂、D9₃、D9₄、D9₅、D9₆、D9₇、D9₈と、値が“0”である2ビッ

トの情報ビットに対する事前確率情報D10₁、D10₂とを入力し、BCJRアルゴリズムに基づくMAP復号を行い、2ビットの情報ビットに対する事後確率情報D15₁、D15₂を生成するとともに、8ビットの符号シンボルに対する事後確率情報D16₁、D16₂、D16₃、D16₄、D16₅、D16₆、D16₇、D16₈を生成する。MAP復号器81は、生成した事後確率情報D15₁を差分器82₁に供給するとともに、生成した事後確率情報D15₂を差分器82₂に供給する。また、MAP復号器81は、生成した事後確率情報D16₁を差分器83₁に供給するとともに、生成した事後確率情報D16₂を差分器83₂に供給するとともに、生成した事後確率情報D16₃を差分器83₃に供給するとともに、生成した事後確率情報D16₄を差分器83₄に供給するとともに、生成した事後確率情報D16₅を差分器83₅に供給するとともに、生成した事後確率情報D16₆を差分器83₆に供給するとともに、生成した事後確率情報D16₇を差分器83₇に供給するとともに、生成した事後確率情報D16₈を差分器83₈に供給する。

【0094】差分器82₁は、軟入力とされる事後確率情報D15₁と値が“0”である事前確率情報D10₁との差分値、すなわち、事後確率情報D15₁を符号の拘束条件により求まる2ビットの情報ビットに対する外部情報D11のうちの1ビットの外部情報D11₁として後段の2値化回路90に軟出力として出力する。

【0095】差分器82₂は、軟入力とされる事後確率情報D15₂と値が“0”である事前確率情報D10₂との差分値、すなわち、事後確率情報D15₂を2ビットの情報ビットに対する外部情報D11のうちの1ビットの外部情報D11₂として後段の2値化回路90に軟出力として出力する。

【0096】差分器83₁は、軟入力とされる事後確率情報D16₁と軟入力とされる事前確率情報D9₁との差分値を求め、この差分値を8ビットの符号シンボルに対する外部情報D12のうちの1ビットの外部情報D12₁としてインターリーブ70に軟出力として出力する。

【0097】差分器83₂は、軟入力とされる事後確率

情報D16、と軟入力とされる事前確率情報D9、との差分値を求め、この差分値を8ビットの符号シンボルに対する外部情報D12のうちの1ビットの外部情報D12、としてインターリーバ70に軟出力として出力する。

【0098】差分器83は、軟入力とされる事後確率情報D16、と軟入力とされる事前確率情報D9、との差分値を求め、この差分値を8ビットの符号シンボルに対する外部情報D12のうちの1ビットの外部情報D12、としてインターリーバ70に軟出力として出力する。

【0099】差分器83は、軟入力とされる事後確率情報D16、と軟入力とされる事前確率情報D9、との差分値を求め、この差分値を8ビットの符号シンボルに対する外部情報D12のうちの1ビットの外部情報D12、としてインターリーバ70に軟出力として出力する。

【0100】差分器83は、軟入力とされる事後確率情報D16、と軟入力とされる事前確率情報D9、との差分値を求め、この差分値を8ビットの符号シンボルに対する外部情報D12のうちの1ビットの外部情報D12、としてインターリーバ70に軟出力として出力する。

【0101】差分器83は、軟入力とされる事後確率情報D16、と軟入力とされる事前確率情報D9、との差分値を求め、この差分値を8ビットの符号シンボルに対する外部情報D12のうちの1ビットの外部情報D12、としてインターリーバ70に軟出力として出力する。

【0102】差分器83は、軟入力とされる事後確率情報D16、と軟入力とされる事前確率情報D9、との差分値を求め、この差分値を8ビットの符号シンボルに対する外部情報D12のうちの1ビットの外部情報D12、としてインターリーバ70に軟出力として出力する。 *

$$L(c) = \begin{cases} \log \{P(c=000)\} \\ \log \{P(c=001)\} \\ \log \{P(c=010)\} \\ \log \{P(c=011)\} \\ \log \{P(c=100)\} \\ \log \{P(c=101)\} \\ \log \{P(c=110)\} \\ \log \{P(c=111)\} \end{cases} \quad \dots (5)$$

【0108】すなわち、軟出力復号回路80は、MAP復号器81に対して、情報ビットuが“1”である確率 $P(u=1)$ と、情報ビットuが“0”である確率 $P(u=0)$ との比の自然対数で表される符号の拘束条件に基づく事前確率情報D10 ($L(u)$)を入力するとともに、符号シンボルcが“000”である確率 $P(c=000)$ 、符号シンボルcが“001”である確率 $P(c=001)$ 、符号シンボルcが“010”である確率 $P(c=010)$ 、符号シンボルcが“011”である確率 $P(c=011)$ 、符号シン

*【0103】差分器83は、軟入力とされる事後確率情報D16、と軟入力とされる事前確率情報D9、との差分値を求め、この差分値を8ビットの符号シンボルに対する外部情報D12のうちの1ビットの外部情報D12、としてインターリーバ70に軟出力として出力する。

【0104】このような軟出力復号回路80は、デインターリーバ60から出力された軟入力の符号シンボルに対する事前確率情報D9を入力するとともに、値が

“0”である情報ビットに対する事前確率情報D10を入力し、これらの事前確率情報D9、D10を用いて、BCJRアルゴリズムに基づくMAP復号を行い、外符号の軟出力復号を行う。軟出力復号回路80は、符号の拘束条件により求められる外部情報D11、D12を生成し、外部情報D11を後段の2値化回路90に軟出力として出力するとともに、外部情報D12をインターリーバ70に軟出力として出力する。

【0105】具体的に説明するために、情報ビットをu、符号シンボルをcとすると、軟出力復号回路80は、MAP復号器81に対して、次式(4)で表される事前確率情報D10 ($L(u)$)と、次式(5)で表される事前確率情報D9 ($L(c)$)とを入力する。

【0106】

【数4】

$$L(u) = \log \frac{P(u=1)}{P(u=0)} \quad \dots (4)$$

【0107】

【数5】

ボルcが“100”である確率 $P(c=100)$ 、符号シンボルcが“101”である確率 $P(c=101)$ 、符号シンボルcが“110”である確率 $P(c=110)$ 、及び符号シンボルcが“111”である確率 $P(c=111)$ のそれぞれの自然対数で表される符号の拘束条件に基づく事前確率情報D9 ($L(c)$)を入力する。なお、上式(4)及び上式(5)における右辺に記されるべき符号の拘束条件は、ここでは省略している。またここでは、事前確率情報D10 ($L(u)$)は、“0”であるが、これは、情報ビ

ットuが“0”であるか“1”であるかの確率が1/2であることを示すことに他ならない。

【0109】続いて、軟出力復号回路80は、MAP復号器81によって、BCJRアルゴリズムに基づくMAP復号を行い、次式(6)で表される事後確率情報D15(L'(u))と、次式(7)で表される事後確率情報D16(L'(c))とを生成する。

*【0110】

【数6】

$$L'(u) = \log \frac{P(u=1)}{P(u=0)} \quad \dots (6)$$

【0111】

*【数7】

$$L'(c) = \begin{cases} \log \{P(c=000)\} \\ \log \{P(c=001)\} \\ \log \{P(c=010)\} \\ \log \{P(c=011)\} \\ \log \{P(c=100)\} \\ \log \{P(c=101)\} \\ \log \{P(c=110)\} \\ \log \{P(c=111)\} \end{cases} \quad \dots (7)$$

【0112】すなわち、軟出力復号回路80は、MAP復号器81によって、情報ビットuが“1”である確率P(u=1)と、情報ビットuが“0”である確率P(u=0)との比の自然対数で表される符号の拘束条件に基づく事後確率情報D15(L'(u))を生成するとともに、符号シンボルcが“000”である確率P(c=000)、符号シンボルcが“001”である確率P(c=001)、符号シンボルcが“010”である確率P(c=010)、符号シンボルcが“011”である確率P(c=011)、符号シンボルcが“100”である確率P(c=100)、符号シンボルcが“101”である確率P(c=101)、符号シンボルcが“110”である確率P(c=110)、及び符号シンボルcが“111”である確率P(c=111)のそれぞれの自然対数で表される符号の拘束条件に基づく事後確率情報D16(L'(c))を生成する。なお、上式(6)及び上

※式(7)における右辺に記されるべき符号の拘束条件

20 は、ここでは省略している。また、事後確率情報D15(L'(u))は、対数尤度比(log likelihood ratio)とも呼ばれ、ここでは、情報ビットuの尤度を示すものである。

【0113】そして、軟出力復号回路80は、差分器82₁、82₂のそれぞれによって、次式(8)で表されるように、事後確率情報D15(L'(u))と事前確率情報D10(L(u))との差分値である外部情報D11(L_e(u))を求めるとともに、差分器83₁、83₂、83₃、83₄、83₅、83₆、83₇、83₈のそれぞれによって、次式(9)で表されるように、事後確率情報D16(L'(c))と事前確率情報D9(L(c))との差分値である外部情報D12(L_e(c))を求める。

【0114】

※【数8】

$$L_e(u) = L'(u) - L(u) = \log \frac{P(u=1)}{P(u=0)} - \frac{P(u=1)}{P(u=0)} \quad \dots (8)$$

【0115】

★ ★【数9】

$$L_e(c) = L'(c) - L(c) = \begin{cases} \log \{P(c=000)\} - \log \{P(c=000)\} \\ \log \{P(c=001)\} - \log \{P(c=001)\} \\ \log \{P(c=010)\} - \log \{P(c=010)\} \\ \log \{P(c=011)\} - \log \{P(c=011)\} \\ \log \{P(c=100)\} - \log \{P(c=100)\} \\ \log \{P(c=101)\} - \log \{P(c=101)\} \\ \log \{P(c=110)\} - \log \{P(c=110)\} \\ \log \{P(c=111)\} - \log \{P(c=111)\} \end{cases} \quad \dots (9)$$

【0116】軟出力復号回路80は、このようにして外部情報D11、D12を生成し、外部情報D11を後段の2値化回路90に軟出力として出力するとともに、外部情報D12をインターリーバ70に軟出力として出力する。

【0117】なお、軟出力復号回路80は、情報ビットに対する事前確率情報D10が“0”であることから、差分器82₁、82₂を必ずしも備える必要はない。

【0118】2値化回路90は、軟出力復号回路80により生成された軟出力の外部情報D11、すなわち、事後確率情報D15に基づいて、軟出力復号回路80から供給された外部情報D11を2値化し、硬出力(hard-output)の復号データD13として出力する。

【0119】このような復号装置3は、符号化装置1における畳み込み符号化器30、10のそれぞれに対応する軟出力復号回路50、80を備えることによって、復号複雑度が高い符号を複雑度の小さい要素に分解し、軟出力復号回路50、80の間の相互作用により特性を逐次的に向上させることができる。復号装置3は、受信語D6を入力すると、軟出力復号回路50乃至軟出力復号回路80の復号動作を例えば数回乃至数十回といった所定の回数だけ反復して行い、所定の回数の復号動作の結果得られた軟出力の外部情報D11、すなわち、事後確率情報D15に基づいて、復号データD13を出力する。特に、復号装置3は、シンボル毎の外部情報を用いて復号を行うことから、高性能の復号を実現することができる。

【0120】さて、符号化装置1は、復号装置3によりシンボル毎の外部情報を用いて繰り返し復号を行うために、上述したようにヘアワイズインターリーブを行うが、通常の符号化装置においては、ヘアワイズインターリーブを行うことによって、内符号が1タイムスロットで終結してしまうといった短い終結パターンが多数現れ、性能を劣化させるおそれがある。そのため、内符号の符号化を行う畳み込み符号化器としては、1タイムスロットでは終結されないものを用いるのが望ましい。以下では、このことについて説明する。

【0121】符号化装置において、ヘアワイズインターリーブを行う場合に、内符号が1タイムスロットで終結するか否かは、外符号の符号化を行う畳み込み符号化器と、内符号の符号化を行う畳み込み符号化器との組み合わせに少なからず関係がある。

【0122】ここで、図11に示すように、符号化装置1とは異なる他の符号化装置1'を考える。この符号化装置1'は、畳み込み符号化器10'、30'と、インターリーバ20'と、多値変調マッピング回路40'とを備え、SCTCM方式による符号化を行う。

【0123】畳み込み符号化器10'は、図12に示すように、4つの排他的論理和回路11'、13'、15'、17'と、3つのシフトレジスタ12'、1

4'、16'とを有する。

【0124】排他的論理和回路11'は、2ビットの入力データD1'を用いて排他的論理和演算を行い、演算結果をシフトレジスタ12'に供給する。

【0125】シフトレジスタ12'は、保持している1ビットのデータを排他的論理和回路13'に供給し続ける。そして、シフトレジスタ12'は、クロックに同期させて、排他的論理和回路11'から供給される1ビットのデータを新たに保持し、このデータを排他的論理和回路13'に新たに供給する。

【0126】排他的論理和回路13'は、2ビットの入力データD1'のうちの1ビットの入力データD1₁'と、シフトレジスタ12'から供給されるデータとを用いて排他的論理和演算を行い、演算結果をシフトレジスタ14'に供給する。

【0127】シフトレジスタ14'は、保持している1ビットのデータを排他的論理和回路15'に供給し続ける。そして、シフトレジスタ14'は、クロックに同期させて、排他的論理和回路13'から供給される1ビットのデータを新たに保持し、このデータを排他的論理和回路15'に新たに供給する。

【0128】排他的論理和回路15'は、2ビットの入力データD1'のうちの1ビットの入力データD1₁'と、シフトレジスタ14'から供給されるデータとを用いて排他的論理和演算を行い、演算結果をシフトレジスタ16'に供給する。

【0129】シフトレジスタ16'は、保持している1ビットのデータを排他的論理和回路17'に供給し続ける。そして、シフトレジスタ16'は、クロックに同期させて、排他的論理和回路15'から供給される1ビットのデータを新たに保持し、このデータを排他的論理和回路17'に新たに供給する。

【0130】排他的論理和回路17'は、2ビットの入力データD1'と、シフトレジスタ16'から供給されるデータとを用いて排他的論理和演算を行い、演算結果を3ビットの符号化データD2'のうちの1ビットの符号化データD2₁'として後段のインターリーバ20'に出力する。

【0131】このような畳み込み符号化器10'は、2ビットの入力データD1₁'、D1₂'を入力すると、これらの入力データD1₁'、D1₂'を、それぞれ、3ビットの符号化データD2'のうちの2ビットの組織成分の符号化データD2₁'、D2₂'として、そのまま後段のインターリーバ20'に出力するとともに、入力データD1₁'、D1₂'に対して組織畳み込み演算を行い、演算結果を3ビットの符号化データD2'のうちの1ビットの符号化データD2₃'として後段のインターリーバ20'に出力する。すなわち、畳み込み符号化器10'は、畳み込み符号化器10と同様に、外符号の符号化として符号化率が“2/3”の畳み込み演算を行い、

符号化データD2'を後段のインターリーブ20'に出力する。

【0132】インターリーブ20'は、図13に示すように、入力データ保持メモリ21'と、データ置換回路22'と、置換データROM23'と、出力データ保持メモリ24'とを有し、インターリーブ20'と同様に、入力した3ビットの符号化データD2₁'、D2₂'、D2₃'の組を1シンボルとし、このシンボルに対してバウイズインターリーブを施すものとして構成される。インターリーブ20'は、インターリーブ20と同様に、畳み込み符号化器10'から出力された3つのビット系列からなる符号化データD2₁'、D2₂'、D2₃'を入力し、これらの符号化データD2₁'、D2₂'、D2₃'を構成する各ビットの順序を予め格納している置換位置情報に基づいてシンボル単位で並べ替え、インターリーブデータD3₁'、D3₂'、D3₃'を生成する。インターリーブ20'は、生成したインターリーブデータD3₁'、D3₂'、D3₃'を後段の畳み込み符号化器30'に出力する。

【0133】畳み込み符号化器30'は、図14に示すように、排他的論理和回路31'と、シフトレジスタ32'とを有する。

【0134】排他的論理和回路31'は、3ビットのインターリーブデータD3'を用いて排他的論理和演算を行い、演算結果をシフトレジスタ32'に供給するとともに、3ビットの符号化データD4'のうちの1ビットの符号化データD4₁'として後段の多値変調マッピング回路40'に出力する。

【0135】シフトレジスタ32'は、保持している1ビットのデータを排他的論理和回路31'に供給し続ける。そして、シフトレジスタ32'は、クロックに同期させて、排他的論理和回路31'から供給される1ビットのデータを新たに保持し、このデータを排他的論理和回路31'に新たに供給する。

【0136】このような畳み込み符号化器30'は、3ビットのインターリーブデータD3₁'、D3₂'、D3₃'を入力すると、インターリーブデータD3₁'、D3₂'、D3₃'を、それぞれ、3ビットの符号化データD4'のうちの2ビットの符号化データD4₂'、D4₃'として、そのまま後段の多値変調マッピング回路40'に出力するとともに、インターリーブデータD3₁'、D3₂'、D3₃'に対して再帰的畳み込み演算を行い、演算結果を3ビットの符号化データD4'のうちの1ビットの符号化データD4₁'として後段の多値変調マッピング回路40'に出力する。すなわち、畳み込み符号化器30'は、畳み込み符号化器30と同様に、内符号の符号化として符号化率が $3/3=1$ の再帰的畳み込み演算を行い、符号化データD4'を後段の多値変調マッピング回路40'に出力する。

【0137】多値変調マッピング回路40'は、多値変

調マッピング回路40と同様に、畳み込み符号化器30'から出力された符号化データD4'を、クロックに同期させて、例えば8PSK変調方式の伝送シンボルにマッピングし、1つの符号化伝送シンボルD5'を生成する。具体的には、多値変調マッピング回路40'は、例えば図15に示すように、信号点のマッピングを行う。多値変調マッピング回路40'は、生成した符号化伝送シンボルD5'を外部に出力する。

【0138】このような符号化装置1'は、符号化装置1と同様に、符号化率が $(2/3) \times 1 = 2/3$ の縦列連接畳み込み演算を行う。この符号化装置1'により符号化され且つ変調されたデータは、無記憶通信路2を介して復号装置3を備える受信装置に出力される。

【0139】ここで、この符号化装置1'における畳み込み符号化器30'のトレリスを示すと、図16のようになる。同図において、各状態間に付されたラベルは、それぞれ、入力/出力を示している。例えば、同図に示すトレリスにおいて、“0”→“1”を示す4本の枝は、状態“0”の際に、“001”、“100”、“010”、“111”を入力した場合には、それぞれ、“011”、“001”、“101”、“111”を出力して状態“1”に状態遷移することを示している。

【0140】このトレリスからわかるように、畳み込み符号化器30'は、例えば状態“0”の際に、3ビットのインターリーブデータD3₁'、D3₂'、D3₃'として、“D3₁' D3₂' D3₃' = 110”や“D3₁' D3₂' D3₃' = 010”が入力されると、そのまま終結してしまう。すなわち、畳み込み符号化器30'は、1タイムスロットで終結してしまう可能性が大きい。したがって、この畳み込み符号化器30'を1タイムスロットで終結させないためには、インターリーブデータD3'として“110”や“010”を入力させないことが条件となる。

【0141】このことを踏まえ、入力データD1'、符号化データD2'及びインターリーブデータD3'の関係を調べると、畳み込み符号化器10'は、入力データD1₁'、D1₂'として、“D1₁' D1₂' = 11”又は“D1₁' D1₂' = 10”を入力した場合、符号化データD2₁'、D2₂'、D2₃'として、それぞれ、“D2₁' D2₂' D2₃' = 110”又は“D2₁' D2₂' D2₃' = 010”を出力することになる。そして、これらの符号化データD2'は、インターリーブ20'によりシンボル単位でインターリーブされることから、畳み込み符号化器30'には、インターリーブデータD3'として、“D3₁' D3₂' D3₃' = 110”や“D3₁' D3₂' D3₃' = 010”が入力されることになる。

【0142】このように、符号化装置1'においては、畳み込み符号化器30'を1タイムスロットで終結させるインターリーブデータD3'が2タイムスロットに現

れ、これらのインターリーブデータD3'がそれぞれ畳み込み符号化器30'を終結させてしまうことから、最小重みパターンが非常に多く現れることになる。

【0143】一方、符号化装置1は、畳み込み符号化器30を1タイムスロットで終結させるインターリーブデータD3が現れる可能性が非常に少なく、短い終結パターンが現れにくいことから、高性能の符号化を実現することができる。

【0144】実際に、符号化装置1と復号装置3とを用いて構成されるデータ送受信システムにおける性能曲線、すなわち、ビットエラーレートの対数表示（log₁₀ BER）と、1ビットあたりの信号対雑音電力比（E_b/N₀）との関係で示される性能曲線を求めると、例えば図17中曲線C₁に示すようになる。なお、同図においては、比較のため、符号化装置1'と復号装置3'を用いて構成されるシステムにおける性能曲線を曲線C₂として示している。

【0145】同図から明らかなように、曲線C₁は、E_b/N₀が増加するのにかかわらず、ビットエラーレートがほぼ横ばいの傾向を示すことがわかる。一方、曲線C₂は、E_b/N₀の増加にともない、ビットエラーレートが単調減少する傾向を示す。このことから、データ送受信システムは、性能曲線が曲線C₁で示されるシステムと比較して、大幅な符号化利得があることがわかる。

【0146】以上説明したように、符号化装置1と復号装置3とを用いて構成されるデータ送受信システムは、符号化装置1において、内符号として1タイムスロットでは終結されないものを用いるとともに、外符号に対してペアワイズインターリーブを行い、復号装置3において、シンボル毎の外部情報を用いた繰り返し復号を行う*30

$$L(u) = \begin{cases} \log \frac{P(u=001)}{P(u=010)} \\ \log \frac{P(u=010)}{P(u=000)} \\ \log \frac{P(u=011)}{P(u=000)} \\ \log \frac{P(u=100)}{P(u=000)} \\ \log \frac{P(u=101)}{P(u=000)} \\ \log \frac{P(u=110)}{P(u=000)} \\ \log \frac{P(u=111)}{P(u=000)} \end{cases} \dots (10)$$

【0151】さらに、上述した実施の形態では、復号装置における軟出力復号回路として、BCJRアルゴリズムに基づくMAP復号を行うものについて説明したが、本発明は、例えばいわゆるSOVA（Soft Output Viterbi Algorithm）による復号を行うといったように、他の軟出力復号にも適用可能である。

*ことによって、高性能の符号化・復号を行うことができる。

【0147】すなわち、これらの符号化装置1と復号装置3とを用いて構成されるデータ送受信システムは、高性能での縦列連続畳み込み符号による符号化及び復号を実現するものであり、ユーザに高い信頼性を提供することができるものである。

【0148】なお、本発明は、上述した実施の形態に限定されるものではなく、例えば、符号化装置としては、いかなる符号化率での符号化を行うものであっても適用可能である。この場合、符号化装置は、外符号の符号化を行う畳み込み符号化器から出力された複数ビットの符号化データを1シンボルとして、ペアワイズインターリーブを行うことは勿論である。

【0149】また、上述した実施の形態では、復号装置における軟出力復号回路に入力する情報シンボル又は符号シンボルに対する事前確率情報や、軟出力復号回路から出力される情報シンボルに対する事後確率情報を、情報シンボル又は符号シンボルとしてとり得る確率の自然対数として表し、これらの事前確率情報並びに事後確率情報、及び外部情報を8種の情報として表したが、例えば式(10)に示すように、任意の1つのシンボルの確率に対する各シンボルの確率の比の自然対数として表すようにしてもよい。このようにすることによって、復号装置は、事前確率情報並びに事後確率情報、及び外部情報を7種の情報として表すことができ、回路規模がより削減されたものとなる。

【0150】

【数10】

【0152】さらにまた、上述した実施の形態では、符号化装置及び復号装置をデータ送受信システムにおける送信装置及び受信装置に適用して説明したが、本発明は、例えばフロッピー（登録商標）ディスク、CD-ROM又はMO（Magneto Optical）といった磁気、光又は光磁気ディスク等の記録媒体に対する記録及び/又は

再生を行う記録及び／又は再生装置に適用することとできる。この場合、符号化装置により符号化されたデータは、無記憶通信路に等価とされる記録媒体に記録され、復号装置により復号されて再生される。

【0153】また、上述した実施の形態では、符号化装置及び復号装置ともハードウェアにより構成された装置であるものとして説明したが、これらの符号化装置及び復号装置とも、例えばワークステーションやパーソナルコンピュータといったコンピュータ装置において実行可能なソフトウェアとして実現することが可能である。以下、この例について、図18を参照して説明する。

【0154】コンピュータ装置150は、同図に示すように、各部を統括して制御するCPU（Central Processing Unit）151と、各種プログラムを含む情報を格納する読みとり専用のROM152と、ワークエリアとして機能するRAM（Random Access Memory）153と、各種プログラムやデータ等の記録及び／又は再生を行うHDD（Hard Disk Drive）154と、これらのCPU151、ROM152、RAM153及びHDD154を接続するバス155と、CPU151、ROM152、RAM153及びHDD154と後述する表示部157、入力部158、通信部159及びドライブ160との間でデータの入出力を行うための入出力インターフェース156と、各種情報を表示する表示部157と、ユーザによる操作を受け付ける入力部158と、外部との通信を行うための通信部159と、着脱自在とされる記録媒体170に対する各種情報の記録及び／又は再生を行うドライブ160とを備える。

【0155】CPU151は、バス155を介してROM152、RAM153及びHDD154と接続しており、これらのROM152、RAM153及びHDD154を制御する。また、CPU151は、バス155を介して入出力インターフェース156に接続しており、この入出力インターフェース156に接続されている表示部157、入力部158、通信部159及びドライブ160を制御する。さらに、CPU151は、ROM152、HDD154又はドライブ160に装着された記録媒体170に記録されている各種プログラムを実行する。

【0156】ROM152は、各種プログラムを含む情報を格納している。このROM152に格納されている情報は、CPU151の制御の下に読み出される。

【0157】RAM153は、CPU151が各種プログラムを実行する際のワークエリアとして機能し、CPU151の制御の下に、各種データを一時記憶する。

【0158】HDD154は、CPU151の制御の下に、ハードディスクに対して各種プログラムやデータ等の記録及び／又は再生を行う。

【0159】バス155は、CPU151の制御の下に、ROM152、RAM153及びHDD154から

読み出された各種データ等を伝送するとともに、RAM153及びHDD154に記録する各種データ等を伝送する。

【0160】入出力インターフェース156は、CPU151の制御の下に表示部157に各種情報を表示するためのインターフェースと、ユーザにより入力部158を介して操作された内容を示す制御信号をCPU151に対して伝送するためのインターフェースと、CPU151の制御の下に通信部159を介して外部との間でデータを入出力するためのインターフェースと、ドライブ160に装着された記録媒体170に対して各種情報の記録及び／又は再生を行うためのインターフェースとを有し、CPU151、ROM152、RAM153及びHDD154からのデータを表示部157、入力部158、通信部159及びドライブ160に対して出力したり、表示部157、入力部158、通信部159及びドライブ160からのデータをCPU151、ROM152、RAM153及びHDD154に対して入力する。

【0161】表示部157は、例えばLCD（Liquid Crystal Display）からなり、CPU151の制御の下に、例えばHDD154に記録されていたデータ等の各種情報を表示する。

【0162】入力部158は、例えばユーザによるキーボードやマウスの操作を受け付け、操作内容を示す制御信号をCPU151に対して出力する。

【0163】通信部159は、CPU151の制御の下に、例えばネットワーク回線や衛星回線等により外部との通信を行うインターフェースとして機能する。

【0164】ドライブ160は、例えばフロッピーディスク、CD-ROM又はMOといった磁気、光又は光磁気ディスク等の記録媒体170を着脱し、CPU151の制御の下に、装着された記録媒体170に対する各種情報の記録及び／又は再生を行う。

【0165】このようなコンピュータ装置150は、CPU151によって、上述した符号化装置1における符号化処理及び／又は復号装置3における復号処理をプログラムを実行することにより実現する。

【0166】まず、コンピュータ装置150における符号化処理について説明する。コンピュータ装置150は、例えばユーザが符号化プログラムを実行するための所定の操作を行うと、入力部158によって、操作内容を示す制御信号をCPU151に対して供給する。これに応じて、コンピュータ装置150は、CPU151によって、符号化プログラムをRAM153にロードして実行し、符号化して得られた符号化伝送シンボルを通信部159を介して外部へと出力するとともに、必要に応じて、表示部157に処理結果等を表示する。

【0167】ここで、符号化プログラムは、例えば記録媒体170により提供されるものであって、CPU151の制御の下に、この記録媒体170から直接読み出さ

れてもよく、ハードディスクに1度記録されたものが読み出されてもよい。また、符号化プログラムは、ROM 152に予め格納されていてもよい。さらに、符号化の対象とするデータは、ここではハードディスクに記録されているものとする。なお、このデータは、上述した入力データD1に対応するものである。

【0168】具体的には、コンピュータ装置150は、CPU151により符号化プログラムを実行すると、CPU151の制御の下に、ハードディスクに記録されている所望のデータを読み出し、このデータに対して外符号の符号化として例えば符号化率“2/3”の畳み込み演算を行い、上述した符号化データD2に対応する符号化データを生成する。

【0169】続いて、コンピュータ装置150は、CPU151の制御の下に、生成した符号化データに対してペアワイズインターリーブを施し、上述したインターリーブデータD3に対応するインターリーブデータを生成する。

【0170】続いて、コンピュータ装置150は、CPU151の制御の下に、生成したインターリーブデータ 20に対して内符号の符号化として例えば符号化率が“1”の畳み込み演算を行い、上述した符号化データD4に対応する符号化データを生成する。

【0171】そして、コンピュータ装置150は、CPU151の制御の下に、生成した符号化データを例えば8PSK変調方式の伝送シンボルにマッピングし、上述した符号化伝送シンボルD5に対応する符号化伝送シンボルを生成する。

【0172】コンピュータ装置150は、CPU151の制御の下に、生成した符号化伝送シンボルを1度ハードディスク等に記録した後、所望のタイミングで符号化伝送シンボルを読み出し、通信部159を介して外部へと出力するとともに、必要に応じて、表示部157に処理結果等を表示する。なお、生成した符号化伝送シンボルは、記録媒体170等に記録することもできる。

【0173】このように、コンピュータ装置150は、上述した符号化装置1における符号化処理を符号化プログラムを実行することにより実現することができる。

【0174】つぎに、コンピュータ装置150における復号処理について説明する。コンピュータ装置150 40は、例えばユーザが復号プログラムを実行するための所定の操作を行うと、入力部158によって、操作内容を示す制御信号をCPU151に対して供給する。これに応じて、コンピュータ装置150は、CPU151によって、復号プログラムをRAM153にロードして実行し、通信部159を介して外部から受信し、上述した受信語D6に対応するものでありハードディスク等に記録されている受信語を復号するとともに、必要に応じて、表示部157に処理結果等を表示する。

【0175】なお、復号プログラムも、符号化プログラ 50

ムと同様に、例えば記録媒体 170 により提供されるものであって、CPU 151 の制御の下に、この記録媒体 170 から直接読み出されてもよく、ハードディスクに 1 度記録されたものが読み出されてもよい。また、復号プログラムは、ROM 152 に予め格納されていてもよい。

【0176】具体的には、コンピュータ装置150は、CPU151により復号プログラムを実行すると、CPU151の制御の下に、ハードディスクから読み出した受信語、若しくは通信部159を介して受信した受信語に対して例えばBCJRアルゴリズムに基づくMAP復号を行うことによって、内符号の軟出力復号を行い、上述した外部情報D8に対応する外部情報を生成する。

【0177】続いて、コンピュータ装置150は、CPU151の制御の下に、生成した外部情報にデインターリーブを施し、上述した事前確率情報D9に対応する事前確率情報を生成する。

【0178】続いて、コンピュータ装置150は、CPU151の制御の下に、生成した事前確率情報に対して例えばBCJRアルゴリズムに基づくMAP復号を行うことによって、外符号の軟出力復号を行い、上述した外部情報D11、D12に対応する外部情報を生成し、上述した外部情報D12に対応する外部情報にインターリーブを施し、上述した事前確率情報D7に対応する事前確率情報を生成する。

【0179】そして、コンピュータ装置150は、CPU151の制御の下に、このような復号動作を例えば数回乃至数十回といった所定の回数だけ反復して行い、上述した外部情報D11に対応する所定の回数の復号動作の結果得られた軟出力の外部情報に基づいて、硬出力の復号データを出力する。

【0180】コンピュータ装置150は、CPU151の制御の下に、得られた復号データをハードディスク等に記録し、必要に応じて、表示部157に処理結果等を表示する。なお、得られた復号データは、記録媒体170等に記録することもできる。

【0181】このように、コンピュータ装置150は、上述した復号装置3における復号処理を復号プログラムを実行することにより実現することができる。

【0182】以上のように、本発明は、その趣旨を逸脱しない範囲で適宜変更が可能であることはいうまでもない。

[0 1 8 3]

【発明の効果】以上詳細に説明したように、本発明にかかる符号化装置は、入力されたデータに対して縦列連接符号化変調を行う符号化装置であって、入力されたデータに対して符号化を行う第1の符号化手段と、この第1の符号化手段により符号化されたビット系列からなるデータを構成する各ビットの順序を、第1の符号化手段から1タイムスロットで供給されたデータの組であるシン

ボル単位で置換して並べ替える置換手段と、この置換手段から供給されたデータに対して、1タイムスロットでは終結しない符号化を行う第2の符号化手段と、この第2の符号化手段により符号化されたデータを所定の変調方式の伝送シンボルにマッピングするマッピング手段とを備える。

【0184】したがって、本発明にかかる符号化装置は、置換手段によって、第1の符号化手段により符号化されたビット系列からなるデータを構成する各ビットの順序をシンボル単位で置換して並べ替え、置換手段から供給されたデータに対して、第2の符号化手段によっ

て、1タイムスロットでは終結しない符号化を行うことによって、高性能の縦列接続符号化変調を行うことができる。

【0185】また、本発明にかかる符号化方法は、入力されたデータに対して縦列接続符号化変調を行う符号化方法であって、入力されたデータに対して符号化を行う第1の符号化工程と、この第1の符号化工程にて符号化されたビット系列からなるデータを構成する各ビットの順序を、第1の符号化工程にて1タイムスロットで符号化されたデータの組であるシンボル単位で置換して並べ替える置換工程と、この置換工程にて並べ替えられたデータに対して、1タイムスロットでは終結しない符号化を行う第2の符号化工程と、この第2の符号化工程にて符号化されたデータを所定の変調方式の伝送シンボルにマッピングするマッピング工程とを備える。

【0186】したがって、本発明にかかる符号化方法は、置換工程にて、第1の符号化工程にて符号化されたビット系列からなるデータを構成する各ビットの順序をシンボル単位で置換して並べ替え、置換工程にて並べ替えられたデータに対して、第2の符号化工程にて、1タイムスロットでは終結しない符号化を行うことによって、高性能の縦列接続符号化変調を行うことを可能とする。

【0187】さらに、本発明にかかる符号化プログラムが記録された記録媒体は、入力されたデータに対して縦列接続符号化変調を行うコンピュータ制御可能な符号化プログラムが記録された記録媒体であって、符号化プログラムは、入力されたデータに対して符号化を行う第1の符号化工程と、この第1の符号化工程にて符号化されたビット系列からなるデータを構成する各ビットの順序を、第1の符号化工程にて1タイムスロットで符号化されたデータの組であるシンボル単位で置換して並べ替える置換工程と、この置換工程にて並べ替えられたデータに対して、1タイムスロットでは終結しない符号化を行う第2の符号化工程と、この第2の符号化工程にて符号化されたデータを所定の変調方式の伝送シンボルにマッピングするマッピング工程とを備える。

【0188】したがって、本発明にかかる符号化プログラムが記録された記録媒体は、置換工程にて、第1の符

号化工程にて符号化されたビット系列からなるデータを構成する各ビットの順序をシンボル単位で置換して並べ替え、置換工程にて並べ替えられたデータに対して、第2の符号化工程にて、1タイムスロットでは終結しない符号化を行う符号化プログラムを提供することができる。そのため、この符号化プログラムが提供された装置は、高性能の縦列接続符号化変調を行うことが可能となる。

【0189】さらにまた、本発明にかかる復号装置は、入力されたデータに対して符号化を行う第1の符号化手段と、この第1の符号化手段により符号化されたビット系列からなるデータを構成する各ビットの順序を置換して並べ替える第1の置換手段と、この第1の置換手段から供給されたデータに対して符号化を行う第2の符号化手段と、この第2の符号化手段により符号化されたデータを所定の変調方式の伝送シンボルにマッピングするマッピング手段とを備える符号化装置により縦列接続符号化変調された符号の復号を行う復号装置であって、第1の符号化手段から1タイムスロットで出力されたデータの組であるシンボル毎の外部情報を用いて軟出力復号を行う。

【0190】したがって、本発明にかかる復号装置は、軟出力復号を行う際に、符号化装置における第1の符号化手段により符号化されて1タイムスロットで出力されたデータの組であるシンボル毎の外部情報を用いることによって、縦列接続符号化変調された符号の復号を高性能に行うことができる。

【0191】また、本発明にかかる復号方法は、入力されたデータに対して符号化を行う第1の符号化工程と、この第1の符号化工程にて符号化されたビット系列からなるデータを構成する各ビットの順序を置換して並べ替える第1の置換工程と、この第1の置換工程にて並べ替えられたデータに対して符号化を行う第2の符号化工程と、この第2の符号化工程により符号化されたデータを所定の変調方式の伝送シンボルにマッピングするマッピング工程とを備える符号化方法により縦列接続符号化変調された符号の復号を行う復号方法であって、第1の符号化工程にて1タイムスロットで符号化されたデータの組であるシンボル毎の外部情報を用いて軟出力復号を行う。

【0192】したがって、本発明にかかる復号方法は、軟出力復号を行う際に、符号化方法における第1の符号化工程にて符号化されて1タイムスロットで出力されたデータの組であるシンボル毎の外部情報を用いることによって、縦列接続符号化変調された符号の復号を高性能に行うことを可能とする。

【0193】さらに、本発明にかかる復号プログラムが記録された記録媒体は、入力されたデータに対して符号化を行う第1の符号化工程と、この第1の符号化工程にて符号化されたビット系列からなるデータを構成する各

10

20

30

40

50

ビットの順序を置換して並べ替える第1の置換工程と、この第1の置換工程にて並べ替えられたデータに対して符号化を行う第2の符号化工程と、この第2の符号化工程により符号化されたデータを所定の変調方式の伝送シンボルにマッピングするマッピング工程とを備える符号化方法により縦列接続符号化変調された符号の復号を行うコンピュータ制御可能な復号プログラムが記録された記録媒体であって、復号プログラムは、第1の符号化工程にて1タイムスロットで符号化されたデータの組であるシンボル毎の外部情報を用いて軟出力復号を行う。

【0194】したがって、本発明にかかる復号プログラムが記録された記録媒体は、軟出力復号を行う際に、符号化方法における第1の符号化工程にて符号化されて1タイムスロットで出力されたデータの組であるシンボル毎の外部情報を用いる復号プログラムを提供することができる。そのため、この復号プログラムが提供された装置は、縦列接続符号化変調された符号の復号を高性能に行うことが可能となる。

【図面の簡単な説明】

【図1】本発明の実施の形態として示すデータ送受信システムを適用する通信モデルの構成を説明するブロック図である。

【図2】同データ送受信システムにおける符号化装置の構成を説明するブロック図である。

【図3】符号化装置が備える外符号の符号化を行う量み込み符号化器の構成を説明するブロック図である。

【図4】符号化装置が備えるインターリーバにおける動作を説明する図である。

【図5】図4に示すインターリーバの構成を説明するブロック図である。

【図6】符号化装置が備える内符号の符号化を行う量み込み符号化器の構成を説明するブロック図である。

【図7】符号化装置が備える多値変調マッピング回路による8PSK変調方式に基づく信号点配置を説明する図である。

【図8】同データ送受信システムにおける復号装置の構成を説明するブロック図である。

【図9】復号装置が備える内符号の軟出力復号を行う軟

*出力復号回路の構成を説明するブロック図である。

【図10】復号装置が備える外符号の軟出力復号を行う軟出力復号回路の構成を説明するブロック図である。

【図11】図2に示す符号化装置とは異なる他の符号化装置の構成を説明するブロック図である。

【図12】図11に示す符号化装置が備える外符号の符号化を行う量み込み符号化器の構成を説明するブロック図である。

【図13】図11に示す符号化装置が備えるインターリーバの構成を説明するブロック図である。

【図14】図11に示す符号化装置が備える内符号の符号化を行う量み込み符号化器の構成を説明するブロック図である。

【図15】図11に示す符号化装置が備える多値変調マッピング回路による8PSK変調方式に基づく信号点配置を説明する図である。

【図16】図14に示す量み込み符号化器のトレリスを説明する図である。

【図17】同データ送受信システムにおける性能曲線と、図11に示す符号化装置と図8に示す復号装置とを用いて構成されるシステムにおける性能曲線とを説明する図である。

【図18】コンピュータ装置の構成を説明するブロック図である。

【図19】通信モデルの構成を説明するブロック図である。

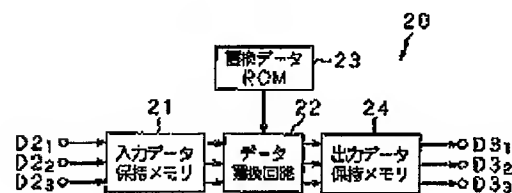
【図20】従来の符号化装置の構成を説明するブロック図である。

【図21】従来の復号装置の構成を説明するブロック図である。

【符号の説明】

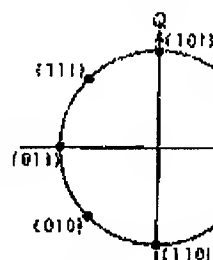
1 符号化装置、 3 復号装置、 10、30 量み込み符号化器、 20、70 インターリーバ、 40 多値変調マッピング回路、 50、80 軟出力復号回路、 60 デインターリーバ、 90 2値化回路、 150 コンピュータ装置、 151 CPU、 170 記録媒体

【図5】



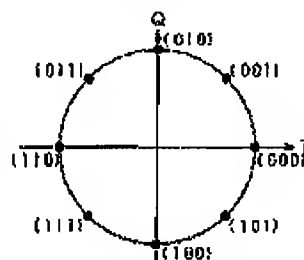
インターリーバの構成ブロック図

【図7】



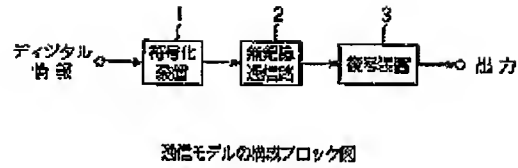
信号点配置の図

【図15】

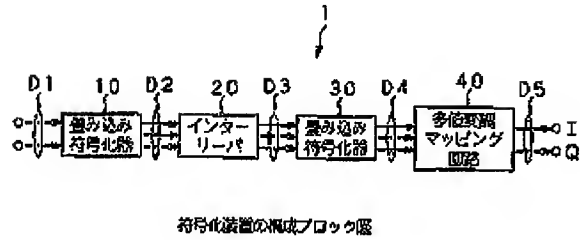


信号点配置の図

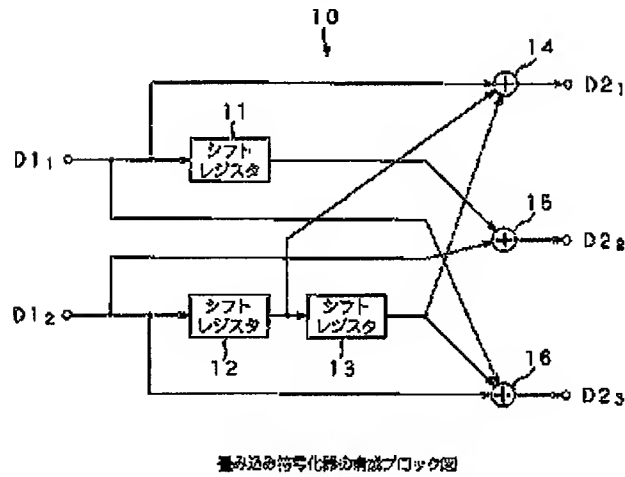
【図1】



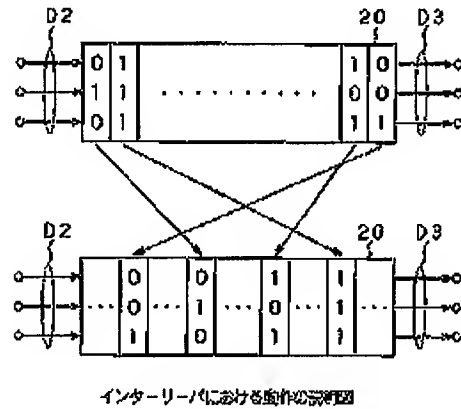
【図2】



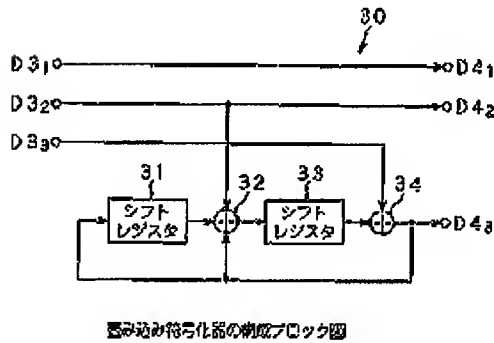
【図3】



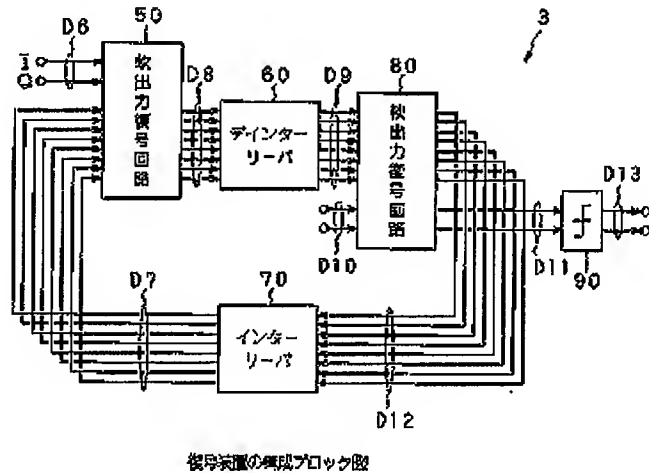
【図4】



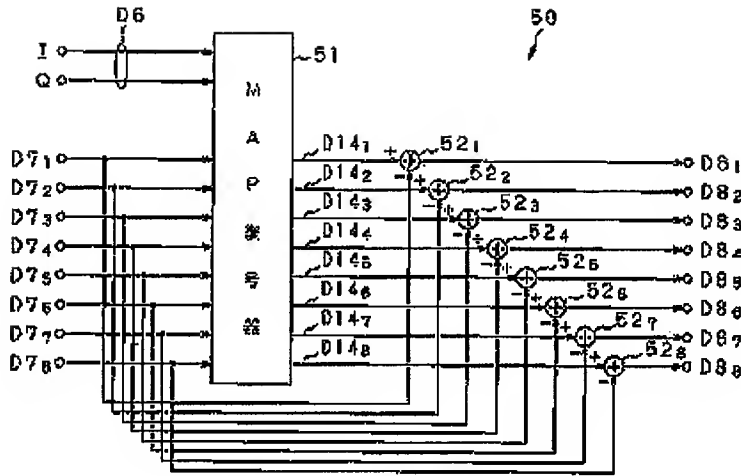
【図6】



【図8】

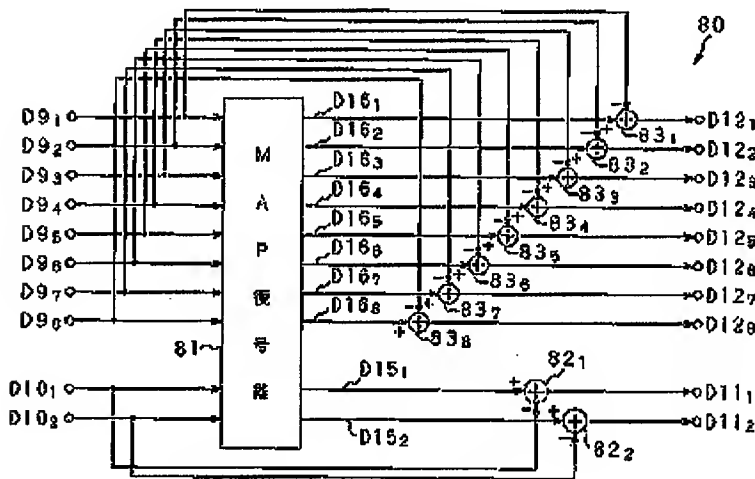


【図9】



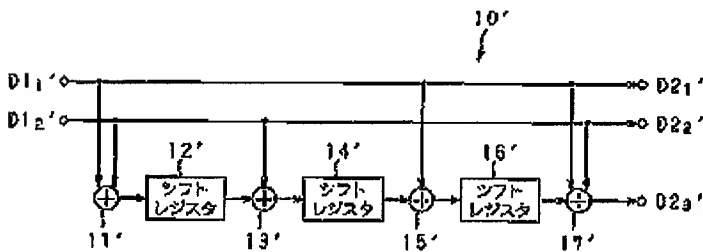
出力信号回路の構成ブロック図

【図10】



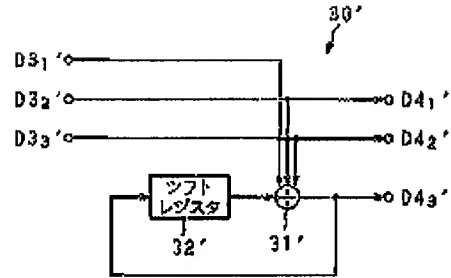
出力信号回路の構成ブロック図

【図12】



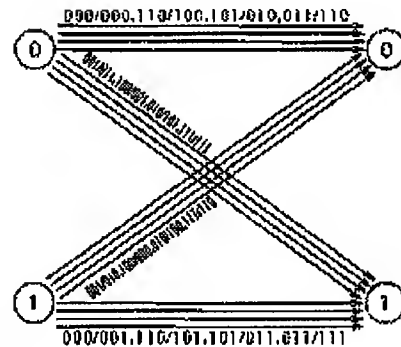
長データシフトレジスタの構成ブロック図

【図14】



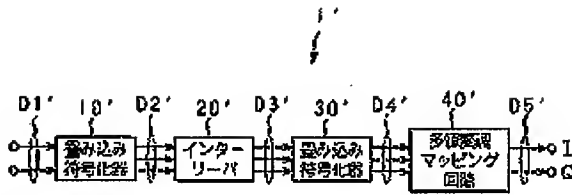
データシフトレジスタの構成ブロック図

【図16】



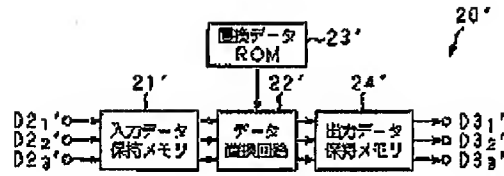
トレリスの配置図

【図11】



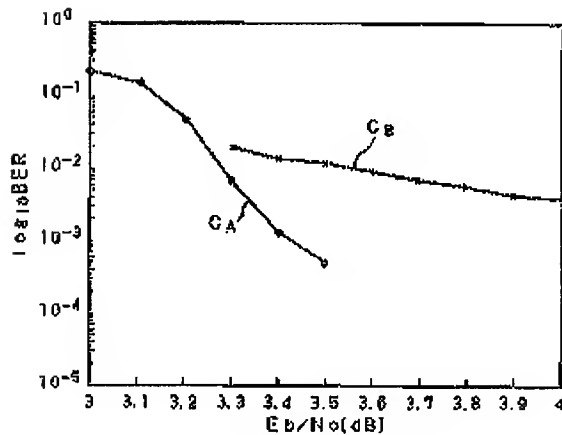
符号化装置の構成ブロック図

【図13】



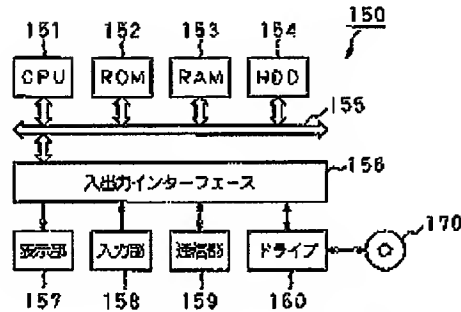
インターリパの構成ブロック図

【図17】



性能比較のグラフ図

【図18】



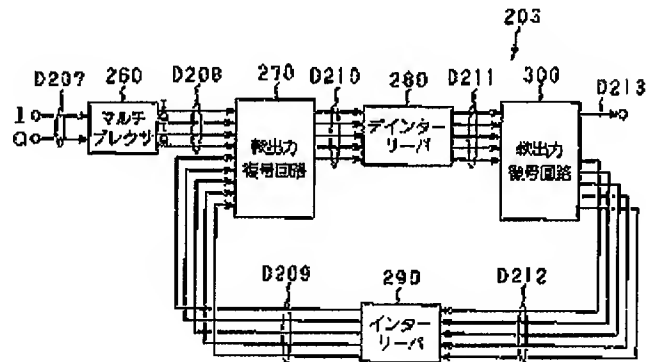
コンピュータ装置の構成ブロック図

【図19】



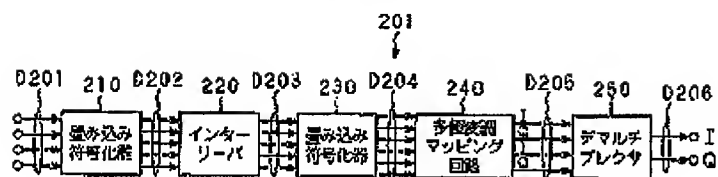
通信装置の構成ブロック図

【図21】



従来の符号装置の構成ブロック図

【図20】



従来の符号化装置の構成ブロック図

フロントページの続き

Fターム(参考) 5J065 AA01 AB01 AC02 AC03 AD10
 AE06 AG06 AH02 AH05 AH06
 AH21
 5K004 AA05 FA06 FD05